

<https://doi.org/10.31891/2307-5732-2025-359-10>
УДК 621.335

БОРТНИК ГЕННАДІЙ

Вінницький національний технічний університет
<https://orcid.org/0000-0001-7083-2775>
e-mail: bgen88@gmail.com

БОРТНИК СЕРГІЙ

Вінницький національний технічний університет
<https://orcid.org/0000-0002-4290-1750>
e-mail: sbortnyk@gmail.com

БРИЛЬ МИХАЙЛО

Вінницький національний технічний університет
e-mail: mishkabrill@gmail.com

БОРТНИК ОЛЕКСАНДР

Вінницький національний технічний університет
e-mail: alex.bortnik.it@gmail.com

ПАРАЛЕЛЬНИЙ АНАЛОГО-ЦИФРОВИЙ ПЕРЕТВОРЮВАЧ З ЧАСОВИМ УЩІЛЬНЕННЯМ СИГНАЛІВ

У роботі представлено метод підвищення роздільної здатності паралельних АЦП з часовим ущільненням сигналів. Встановлено, що аналого-цифрове перетворення сигналів в паралельних АЦП з часовим ущільненням вихідних сигналів виконується в окремих каналах з неідентичними смугами пропускання. В кінцевому результаті це призводить до зменшення роздільної здатності при перетворенні вхідних сигналів.

Запропоновано здійснювати коригування смуг пропускання окремих каналів АЦП. Таке коригування виконується за рахунок перемикання резисторів у вхідних колах схем вибірки та зберігання. Розроблено структурну схему паралельного АЦП на базі часового ущільнення сигналів з коригуванням смуг пропускання окремих каналів АЦП. Дослідження ефективності запропонованого методу підтвердило, що розроблений метод дає можливість збільшити ефективну розрядність 12-розрядного паралельного АЦП на 0,5 – 2 біти залежно від значення частоти вхідного сигналу перетворювача.

Ключові слова: паралельний аналого-цифровий перетворювач, часове ущільнення сигналів, роздільна здатність, смуга пропускання, ефективне число розрядів.

BORTNYK GENNADIY, BORTNYK SERHIY, BRYL MYKHAILO, BORTNYK OLEKSANDR

Vinnitsia National Technical University

PARALLEL ANALOG-TO-DIGITAL CONVERTER WITH TIME-COMPRESSION OF SIGNALS

The paper presents a method for increasing the resolution of parallel analog-to-digital converters (ADCs) with time compression of signals. It is established that analog-to-digital conversion of signals in parallel ADCs with time compression of output signals is performed in separate channels with non-identical bandwidths. Ultimately, this leads to a decrease in resolution when converting input signals.

The difference in the bandwidths of parallel ADC channels is due to the features of the sample and store circuits (SSCs), which are installed at the inputs of each ADC. SSCs are necessary to reduce dynamic errors that arise when discretizing time-varying analog signals. The functioning of SSCs is based on the principle of fixing the instantaneous value of the input signal for the time required for further conversion in the ADC. The input circuits of SSCs can be represented as low-pass filters, in which there is a spread of the parameters of resistors and capacitors that determine the bandwidth of the i-th ADC channel. The passband adjustment in each ADC channel is carried out by switching resistors in the input circuits of the converter.

To reduce the errors of non-identity of the passbands, it is proposed to introduce a reference additional ADC (AADC), which operates with a lower sampling frequency. In the operating mode, one of the ADC channels is calibrated. At the same time, the reference AADC operates with a sampling frequency that allows it to operate in phase with one of the working ADCs in each conversion cycle.

A structural diagram of a parallel ADC (PADC) based on time compression of signals with correction of the passbands of individual ADC channels has been developed. The PADC operates in two modes: calibration and working with correction. In the calibration mode, a sinusoidal signal is supplied to the inputs of all PADC channels from the output of the test signal generator through an analog switch. The array of digital data from the output of the ADC is accumulated in a buffer storage device. Then, the accumulated array is fed to a computer via an interface adapter and a USB bus, where the errors of non-identity of the bandwidths of the ADC channels are calculated. Each ADC channel contains a digital-to-analog converter at the input, which performs the function of a digital potentiometer for the input signals of the SSC. The calculated transfer coefficients from the outputs of the control unit are fed to the corresponding ADC channels.

Analysis of the ADC efficiency showed that by adjusting the bandwidths of individual channels of a 12-bit PADC, it is possible to improve the resolution in the low-frequency band by 0.5 bits, and in the high-frequency band by 1.9 bits.

Keywords: parallel analog-to-digital converter, time compression of signals, resolution, bandwidth, effective number of bits.

Стаття надійшла до редакції / Received 03.10.2025

Прийнята до друку / Accepted 15.11.2025

Постановка проблеми

В сучасних радіотехнічних і телекомунікаційних системах все частіше використовуються методи розширення смуги пропускання приймальних трактів, що базуються на паралельному ввімкненні аналого-цифрових перетворювачів (АЦП). Паралельне ввімкнення кількох АЦП дозволяє використати метод часового ущільнення сигналів для покращення частотних характеристик радіотехнічних і телекомунікаційних засобів з цифровим обробленням сигналів [1, 2].

Використання часового ущільнення сигналів дозволяє досягти значень частот дискретизації в паралельних АЦП до 10 - 20 ГГц [3]. Водночас, при практичній реалізації даного методу аналого-цифрового перетворення виникають проблеми, що пов'язані з розкидом параметрів реальних АЦП. Насамперед, це стосується неідентичності смуг пропускання окремих зразків АЦП. В кінцевому результаті це відображається на якості приймання сигналів: звуженні динамічного діапазону та відповідно зменшенні роздільної здатності при перетворенні вхідних сигналів [4]. Для компенсації похибок частотної неідентичності використовують різноманітні способи калібрування каналів АЦП.

Розробка цифрових радіотехнічних і телекомунікаційних систем, що обробляють ВЧ-сигнали, обумовлює актуальність дослідження методів коригування похибок паралельних АЦП з часовим ущільненням сигналів.

Аналіз останніх джерел

Дослідженню похибок частотної нестабільності паралельних АЦП з часовим ущільненням вихідного сигналу присвячено роботи [5-7], в яких зокрема доведено, що неідентичність смуг пропускання окремих зразків АЦП впливає на ефективне число розрядів АЦП і з розширенням смуги робочих частот погіршується роздільна здатність швидкодіючих перетворювачів аналог-код. У роботах [8-10] наведено методи коригування похибок розкиду смуг пропускання АЦП. Слід зазначити, що точність коригування цих похибок обмежується обсягом вибірки вихідного сигналу АЦП, на базі якого здійснюється оцінювання значень частотної неідентичності окремих каналів АЦП.

Для покращення роздільної здатності паралельних АЦП в роботах [11, 12] пропонується використання режиму випадкового перемикавання каналів аналого-цифрового перетворення. Натомість методологія коригування смуг пропускання окремих АЦП з використанням режиму тестування каналів видається перспективнішою і може забезпечити вищу роздільну здатність паралельних АЦП.

Метою роботи є підвищення роздільної здатності паралельних АЦП з часовим ущільненням сигналів за рахунок коригування смуг пропускання окремих каналів АЦП.

Виклад основного матеріалу

Структура паралельного АЦП (ПАЦП) на базі часового ущільнення сигналів наведена на рис. 1. У цій структурі вхідний аналоговий сигнал U_{in} одночасно надходить на входи усіх АЦП (АЦП1 ... АЦПL). З виходів блоку керування (БК) на тактові входи кожного з АЦП подаються імпульси дискретизації з періодом LT_s та зсунені за фазою. Це дозволяє забезпечити синхронність часового ущільнення сигналів у цифровій формі та відновити цифровий сигнал D_{out} за допомогою цифрового мультиплексора (МП), частота дискретизації якого в L разів вища частоти перетворення окремого АЦП [13].

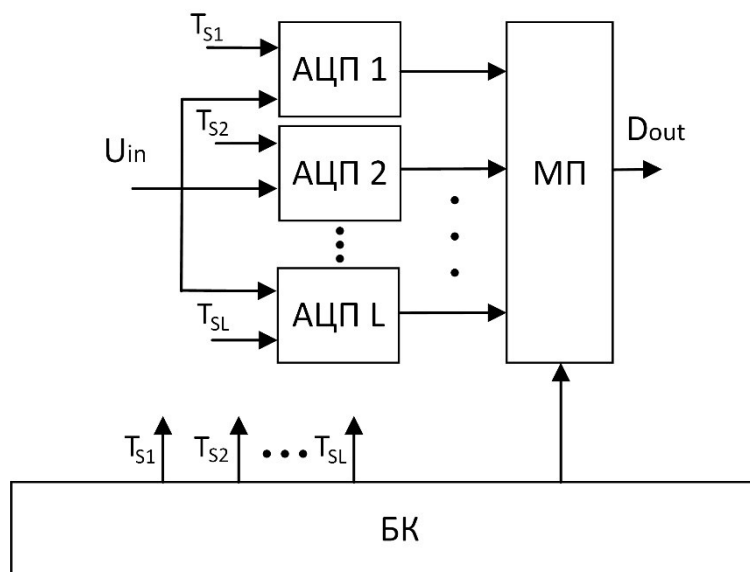


Рис. 1. Структура паралельного АЦП на базі часового ущільнення сигналів

Таким чином досягається розширення смуги пропускання засобів цифрового оброблення сигналів у L разів. Очевидно, що якість сформованого цифрового сигналу буде залежати від ідентичності паралельних каналів АЦП. Відмінність у смугах пропускання каналів АЦП спричиняє погіршення роздільної здатності ПАЦП.

Відмінність у смугах пропускання паралельних каналів АЦП обумовлена особливостями схем вибірки та зберігання (СВЗ), які встановлені на входах кожного з АЦП. СВЗ необхідні для зменшення динамічних похибок, що виникають при дискретизації змінних у часі аналогових сигналів. Функціонування СВЗ базується на принципі фіксування миттєвого значення аналогового сигналу на час, що необхідний для його подальшого перетворення в АЦП. Вхідні кола СВЗ можна представити як фільтри нижніх частот, у яких спостерігається розкид параметрів резисторів і конденсаторів, що визначають смугу пропускання i -го каналу АЦП:

$$f_{sh_i} = \frac{1}{2\pi R_i C_i}, \quad (1)$$

де R_i, C_i - значення вхідного опору і вхідної ємності СВЗ.

З урахуванням цього функцію передачі i -го каналу АЦП можна записати у такого вигляді:

$$H_{shi}(jf) = \frac{1}{1+j2\pi f R_i C_i} = \frac{1}{1+j\frac{f}{\Delta f_{shi}}}. \quad (2)$$

Звідси можна отримати амплітудно-частотну та фазо-частотну характеристики i -го каналу АЦП:

$$K_{shi}(f) = \sqrt{\frac{1}{1+\left[\frac{f}{\Delta f_{shi}}\right]^2}}, \quad (3)$$

$$\phi_{shi}(f) = -\arctg\left[\frac{f}{\Delta f_{shi}}\right]. \quad (4)$$

Для випадку вхідного сигналу АЦП синусоїдальної форми $U_{in}(t) = U_m \sin(2\pi f_{in} t + \phi_{in})$ вихідний сигнал i -го каналу АЦП можна записати так:

$$U_{out_i}(n) = U_m \sin[2\pi f_{in}(nT_s M + (i-1)T_s)], \quad (5)$$

де T_s - період дискретизації АЦП.

З урахуванням коефіцієнта передачі АЦП останній вираз набуде такого вигляду

$$U_{out_i}(n) = U_m K_{shi} \sin[2\pi f_{in}(nT_s M + (i-1)T_s) + \phi_{shi}]. \quad (6)$$

Роздільну здатність АЦП у динамічному режимі можна оцінювати за допомогою ефективного числа розрядів. Для АЦП, у якого відсутні нелінійні спотворення, вираз для знаходження ефективного числа розрядів має такий вигляд [14]

$$n_{ef} = \frac{S/N-1,76}{6,02}, \quad (7)$$

де S/N - відношення сигнал/шум АЦП.

На рис. 2 наведено залежність ефективного числа розрядів паралельного 4-канального 12-розрядного АЦП від частоти вхідного сигналу при різних значеннях неідентичності смуг пропускання у кожному каналі перетворення.

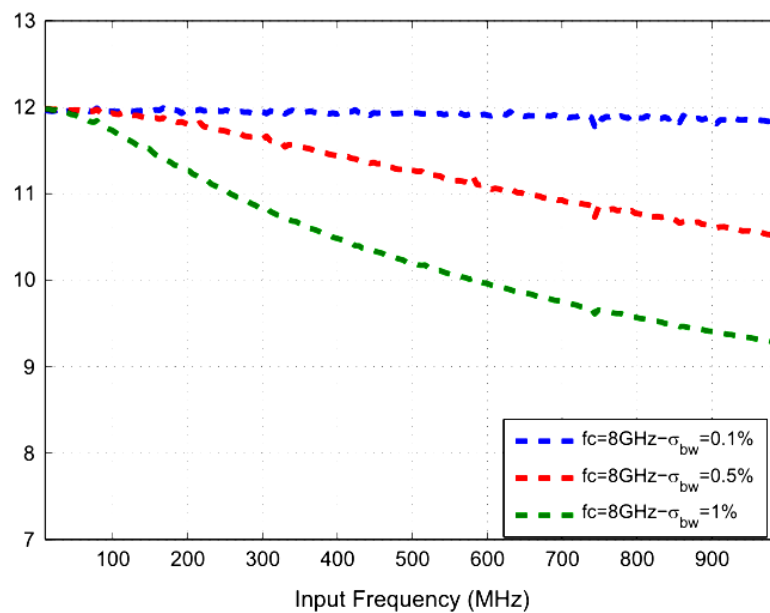


Рис. 2. Залежність ефективного розрядності АЦП від частоти вхідного сигналу

Як видно з рисунку, відхилення у смугах пропускання в каналах на рівні 0,1% практично не впливає на роздільну здатність АЦП. Водночас для відхилень на рівні 1% спостерігається різке зниження ефективного числа розрядів особливо у смузі високих частот. При частоті вхідного сигналу 900 МГц роздільна здатність АЦП знижується на 3,5 біта.

Для зниження похибок неідентичності смуг пропускання пропонується ввести опорний додатковий АЦП (ДАЦП), що функціонує з нижчою частотою дискретизації. У робочому режимі роботи один з L каналів АЦП калібрується. Водночас опорний ДАЦП функціонує з частотою $\frac{f_s}{L+1}$. Таке значення частоти дискретизації ДАЦП дозволяє йому працювати у фазі з одним із робочих АЦП у кожному циклі перетворення LT_s . Для будь-якого каналу АЦП калібрувальна частота дискретизації дорівнює

$$f_{sc} = \frac{f_s}{L(L+1)}. \quad (8)$$

Для заданого масиву вибірок N при калібруванні АЦП необхідний час калібрування одного каналу АЦП дорівнює $NL(L+1)T_s$.

Коригування смуги пропускання у кожному каналі АЦП здійснюється за рахунок перемикання резисторів у входніх колах СВЗ. При цьому значення опору входнього резистора для заданого коефіцієнта передачі K_{R_i} резисторної матриці дорівнює

$$R_i = K_{R_i} R_{step}, \quad (9)$$

де R_{step} – роздільна здатність резисторної матриці.

На рис. 3 представлена структурна схема ПАЦП на базі часового ущільнення сигналів з коригуванням смуг пропускання окремих каналів АЦП.

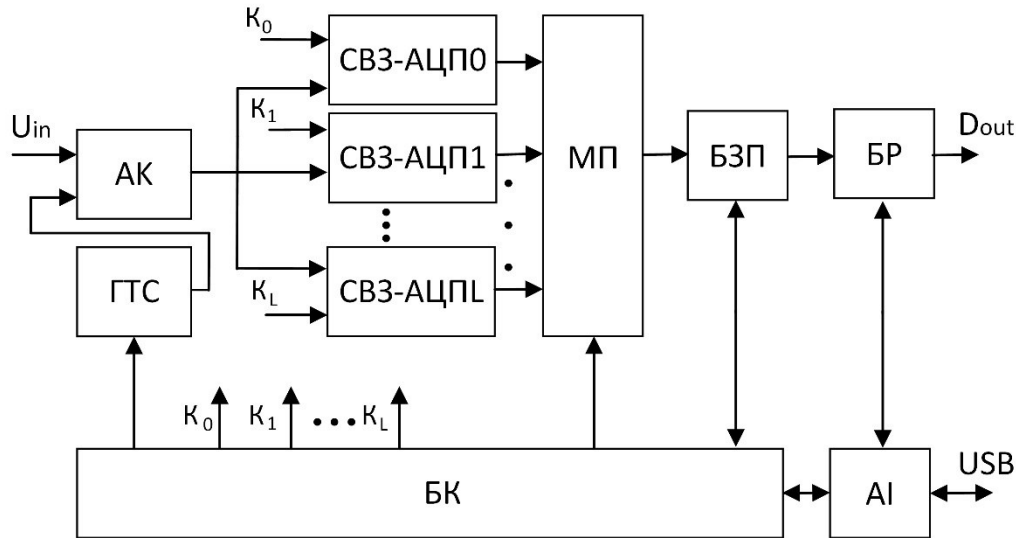


Рис. 3. Структурна схема ПАЦП з коригуванням смуг пропускання окремих каналів АЦП

ПАЦП працює у двох режимах: калібрування та робочому з коригуванням. У режимі калібрування через аналоговий комутатор (АК) на входи усіх каналів ПАЦП з виходу генератора тестових сигналів (ГТС) подається сигнал синусоїдальної форми. Массив цифрових даних з виходу ПАЦП накопичується у буферному запам'ятовувальному пристрої (БЗП). Потім накопичений массив через адаптер інтерфейсу (АІ) та шину USB подається в комп'ютер, де виконується розрахунок похибок неідентичності смуг пропускання каналів ПАЦП.

Кожен канал ПАЦП містить на вході цифроаналоговий перетворювач (ЦАП), що виконує функцію цифрового потенціометра для входніх сигналів СВЗ. Розраховані коефіцієнти передачі K_{R_i} з виходів блоку керування (БК) подаються на відповідні канали ПАЦП.

Для дослідження ефективності запропонованого методу побудовано імітаційну модель ПАЦП. Ця модель містить чотири паралельно ввімкнених 12-розрядних АЦП з 10-розрядними ЦАП на входах СВЗ, цифровий мультиплексор (МП) та блок формування коригувальних коефіцієнтів передачі каналів.

Виконаємо аналіз роздільної здатності запропонованого ПАЦП. Роздільну здатність ПАЦП у динамічному режимі характеризує ефективне число розрядів [15]:

$$ENOB = \frac{\{10 \lg(U_1^2 + U_2^2) - 10 \lg(\sum_{k=1}^N U_k^2 + \sum_{n=2}^N U_{NO}^2 + \sum_{m=2}^N U_{OM} + \sum_{l=1}^N U_l^2)\} - 1,76}{6,02}, \quad (10)$$

де U_{N0} , U_{M0} – амплітуди гармонічних складових у спектрі вихідного сигналу ПАЦП;

U_l – амплітуди інтермодуляційних складових у спектрі вихідного сигналу ПАЦП.

Змінюючи розрядність ЦАП і відповідно точність задання коефіцієнта передачі K_{R_i} резисторної матриці СВЗ, можна отримати залежність ефективної розрядності ПАЦП від розрядності ЦАП на вході СВЗ (рис. 4).

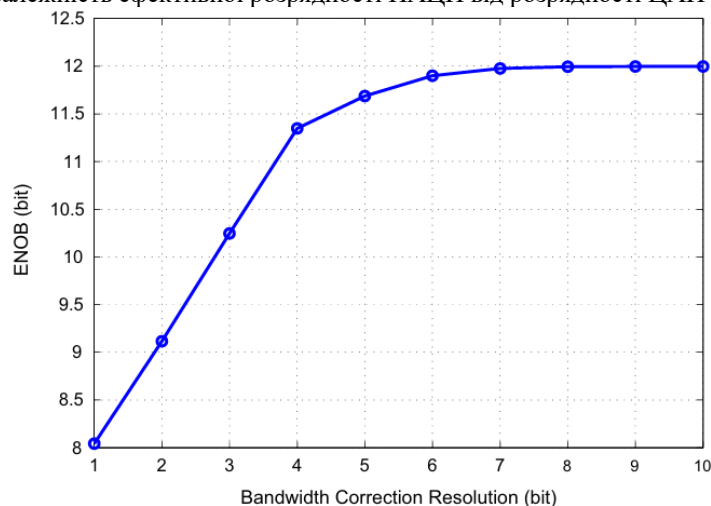


Рис.4. Залежність ефективного числа розрядів ПАЦП від розрядності ЦАП СВЗ

З рис. 4 видно, що зі збільшенням числа двійкових розрядів ЦАП покращується частотна роздільна здатність (bandwidth correction resolution) при коригуванні смуг пропускання окремих каналів АЦП і зростає ефективне число розрядів ПАЦП в цілому.

Змінюючи частоту вхідного сигналу синусоїдальної форми, можна знайти частотну залежність роздільної здатності ПАЦП в режимах без коригування та з коригуванням (рис. 5).

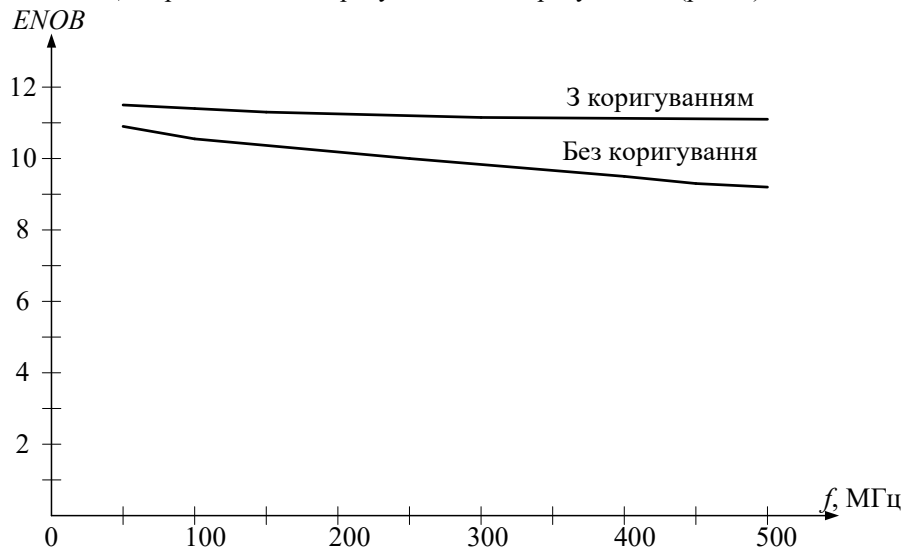


Рис.5. Залежність ефективного від числа розрядів ПАЦП від частоти вхідного сигналу

Результати моделювання показують, що за рахунок коригування смуг пропускання окремих каналів 12-розрядного ПАЦП вдається покращити роздільну здатність у смузі нижніх частот на 0,5 біта, а у смузі високих частот на 1,9 біта.

Висновки

У роботі представлено метод підвищення роздільної здатності паралельних АЦП з часовим ущільненням сигналів. Встановлено, що аналого-цифрове перетворення сигналів в паралельних АЦП з часовим ущільненням вихідних сигналів виконується в окремих каналах з неідентичними смугами пропускання. В кінцевому результаті це призводить до зменшення роздільної здатності при перетворенні вхідних сигналів.

Запропоновано здійснювати коригування смуг пропускання окремих каналів АЦП. Таке коригування виконується за рахунок перемикання резисторів у вхідних колах СВЗ. Розроблено структурну схему паралельного АЦП на базі часового ущільнення сигналів з коригуванням смуг пропускання окремих каналів АЦП.

Дослідження ефективності запропонованого методу підтвердило, що розроблений метод дає змогу збільшити ефективну розрядність 12-розрядного паралельного АЦП на 0,5 – 2 біти залежно від значення частоти вхідного сигналу перетворювача.

Запропонований паралельний АЦП з часовим ущільненням сигналів можна використовувати в сучасних цифрових радіоприймальних пристроях.

Література

1. Бортник Г.Г. Швидкодієний пристрій аналого-цифрового перетворення сигналів з цифровим коригуванням похибок часової невизначеності / Г.Г. Бортник, С.Г. Бортник, М.Р. Бриль, О.Г. Бортник // Вісник Хмельницького національного університету. Технічні науки. – 2024. № 2. С. 107-111.
2. Бортник Г. Г. Аналого-цифрові тракти комп'ютерних систем з цифровим обробленням високочастотних сигналів : монографія / Г. Г. Бортник, В.М. Кичак, О.В. Стальченко. – Вінниця: ВНТУ, 2016. – 140 с.
3. Бортник Г.Г. Методи та засоби первинного цифрового оброблення радіосигналів : монографія / Г.Г. Бортник, М.В. Васильківський, В.М. Кичак. - Вінниця: ВНТУ, 2016. – 168 с.
4. J. Matsuno, T. Yamaji, M. Furuta, and T. Itakura, "All-digital background calibration technique for time-interleaved ADC using pseudo aliasing signal", IEEE Trans. Circuits Syst. I Regul. Pap., 60, pp.1113–1121. 2013.
5. Bortnik, G., Vasykivskyj, M., Cheloyan, V. Correction of clock jitter in analog-digital equipment of telecommunication system / Modern Problems of Radio Engineering, Telecommunications and Computer Science - Proceedings of the 10th International Conference, TCSET'2010.- p. 221.
6. H. Mafi, M. Yargholi, and M. Yavari, "Digital Blind Background Calibration of Imperfections in Time-Interleaved ADCs", IEEE Trans. Circuits Syst. I, vol. 64, no. 6, pp. 1504–1514, Jun. 2017.
7. B. T. Reyes, R. M. Sanchez, A. L. Pola, and M. R. Hueda, "Design and Experimental Evaluation of a Time-Interleaved ADC Calibration Algorithm for Application in High-Speed Communication Systems", IEEE Trans. Circuits Syst. I, vol. 64, no. 5, pp. 1019–1030, May 2017.

8. C. Vogel, "The impact of combined channel mismatch effects in time-interleaved ADCs," IEEE Transactions on Instrumentation and Measurement, vol. 54, no. 1, February 2005, pp. 415–427.
9. A. Salib, M. F. Flanagan, and B. Cardiff, "A High-Precision Time Skew Estimation and Correction Technique for Time-Interleaved ADCs", IEEE Trans. Circuits Syst. I, vol. 66, no. 10, pp. 3747–3760, Oct. 2019.
10. Бортник Г.Г. Швидкодіючий пристрій аналого-цифрового перетворення сигналів з коригуванням часової нестабільності у частотній області / Г.Г. Бортник, С.Г. Бортник, С.О. Кирилюк // Вісник Хмельницького національного університету. Технічні науки. – 2023. № 6. С. 70-76.
11. Бортник Г.Г. Паралельний аналого-цифровий перетворювач з випадковим перемикуванням каналів / Г.Г. Бортник, С.Г. Бортник, М.Р. Бриль, О.Г. Бортник // Вісник Хмельницького національного університету. Технічні науки. – 2024. № 4. С. 43- 48.
12. M. Tamba, A. Shimizu, H. Munakata, and T. Komuro, "A method to improve SFDR with random interleaved sampling method," in International Test Conference, 2001, Proceedings., October 2001, pp. 512–520.
13. Бортник Г.Г. Аналіз ефективності аналого-цифрового перетворення сигналів у радіотехнічних комплексах / Г.Г. Бортник, М.Л. Мінов, О.В. Стальченко. – Інформаційні технології та комп'ютерна інженерія, 2011, № 2.– С. 12-15.
14. Бортник Г.Г. Пристрій аналого-цифрового перетворення високочастотних сигналів / Г.Г. Бортник, М.В. Васильківський, О.В. Стальченко. – Вимірювальна та обчислювальна техніка в технологічних процесах.– 2013, № 2.– С. 82-85.
15. Бортник Г.Г. Паралельний аналого-цифровий перетворювач з коригуванням часової невизначеності вихідного сигналу / Г.Г. Бортник, С.Г. Бортник, С.О. Кирилюк // Вісник Хмельницького національного університету. Технічні науки. – 2023. – № 4. – С. 46-52.

References

1. Bortnyk H.H. Shvydkodiyniy prystrii analoho-tsyfrovoho peretvorennia syhnaliv z tsyfrovym koryhuvanniam pokhybok chasovoi nevyznachenosti / H.H. Bortnyk, S.H. Bortnyk, M.R. Bryl, O.H. Bortnyk // Visnyk Khmelnytskoho natsionalnoho universytetu. Tekhnichni nauky. – 2024. № 2. S. 107-111.
2. Bortnyk H. H. Analoho-tsyfrovi traky kompiuternykh system z tsyfrovym obroblynniam vysokochastotnykh syhnaliv: monohrafiia / H. H. Bortnyk, V.M. Kychak, O.V. Stalchenko. – Vinnytsia: VNTU, 2016. – 140 s.
3. Bortnyk H.H. Metody ta zasoby pervynnoho tsyfrovoho obroblynnia radiosyhnaliv : monohrafiia / H.H. Bortnyk, M.V. Vasylykivskiy, V.M. Kychak. - Vinnytsia: VNTU, 2016. – 168 s.
4. J. Matsuno, T. Yamaji, M. Furuta, and T. Itakura, "All-digital background calibration technique for time-interleaved ADC using pseudo aliasing signal", IEEE Trans. Circuits Syst. I Regul. Pap., 60, pp.1113–1121. 2013.
5. Bortnik, G., Vasylykivskiy, M., Cheloyan, V. Correction of clock jitter in analog-digital equipment of telecommunication system / Modern Problems of Radio Engineering, Telecommunications and Computer Science - Proceedings of the 10th International Conference, TCSET'2010.- p. 221.
6. H. Mafi, M. Yargholi, and M. Yavari, "Digital Blind Background Calibration of Imperfections in Time-Interleaved ADCs", IEEE Trans. Circuits Syst. I, vol. 64, no. 6, pp. 1504–1514, Jun. 2017.
7. B. T. Reyes, R. M. Sanchez, A. L. Pola, and M. R. Hueda, "Design and Experimental Evaluation of a Time-Interleaved ADC Calibration Algorithm for Application in High-Speed Communication Systems", IEEE Trans. Circuits Syst. I, vol. 64, no. 5, pp. 1019–1030, May 2017.
8. C. Vogel, "The impact of combined channel mismatch effects in time-interleaved ADCs," IEEE Transactions on Instrumentation and Measurement, vol. 54, no. 1, February 2005, pp. 415–427.
9. A. Salib, M. F. Flanagan, and B. Cardiff, "A High-Precision Time Skew Estimation and Correction Technique for Time-Interleaved ADCs", IEEE Trans. Circuits Syst. I, vol. 66, no. 10, pp. 3747–3760, Oct. 2019.
10. Bortnyk H.H. Shvydkodiyniy prystrii analoho-tsyfrovoho peretvorennia syhnaliv z koryhuvanniam chasovoi nestabilnosti u chastotnii oblasti / H.H. Bortnyk, S.H. Bortnyk, S.O. Kyryliuk // Visnyk Khmelnytskoho natsionalnoho universytetu. Tekhnichni nauky. – 2023. № 6. S. 70-76.
11. Bortnyk H.H. Paralelniy analoho-tsyfrovyi peretvoriuvach z vypadkovym peremykanniam kanaliv / H.H. Bortnyk, S.H. Bortnyk, M.R. Bryl, O.H. Bortnyk // Visnyk Khmelnytskoho natsionalnoho universytetu. Tekhnichni nauky. – 2024. № 4. S. 43- 48.
12. M. Tamba, A. Shimizu, H. Munakata, and T. Komuro, "A method to improve SFDR with random interleaved sampling method," in International Test Conference, 2001, Proceedings., October 2001, pp. 512–520.
13. Bortnyk H.H. Analiz efektyvnosti analoho-tsyfrovoho peretvorennia syhnaliv u radiotekhnichnykh kompleksakh / H.H. Bortnyk, M.L. Minov, O.V. Stalchenko. – Informatsiini tekhnolohii ta kompiuterna inzheneriia, 2011, № 2. – S. 12-15.
14. Bortnyk H.H. Prystrii analoho-tsyfrovoho peretvorennia vysokochastotnykh syhnaliv / H.H. Bortnyk, M.V. Vasylykivskiy, O.V. Stalchenko. – Vymiriuvalna ta obchysliuvalna tekhnika v tekhnolohichnykh protsesakh. – 2013, № 2. – S. 82-85.
15. Bortnyk H.H. Paralelniy analoho-tsyfrovyi peretvoriuvach z koryhuvanniam chasovoi nevyznachenosti vykhidnoho syhnalu / H.H. Bortnyk, S.H. Bortnyk, S.O. Kyryliuk // Visnyk Khmelnytskoho natsionalnoho universytetu. Tekhnichni nauky. – 2023. – № 4. – S. 46-52.