https://doi.org/10.31891/2307-5732-2025-355-111
УДК 004.27

**ТОРСЬКА РОКСАНА**
Національний університет «Львівська Політехніка»
ПЗВО «ІТ СТЕП УНІВЕРСИТЕТ»
https://orcid.org/0009-0003-9571-5809
-mail: roxana.torska@gmail.com
**МЕЛЬНИК АНАТОЛІЙ**
ПЗВО «ІТ СТЕП УНІВЕРСИТЕТ»
https://orcid.org/0000-0002-8981-0530
e-mail: melnyk-anatoliy@itstep.org

# Р-БІТИ ДЛЯ ЙМОВІРНІСНИХ ОБЧИСЛЕНЬ: ВІДМІННОСТІ ВІД КЛАСИЧНИХ І КВАНТОВИХ БІТІВ

*У статті розглядається р-біт як базовий елемент апаратних платформ для ймовірнісних обчислень. Наведено його математичну модель та фізичні реалізації на основі MTJ, мемристорів і CMOS. Показано, що р-біти поєднують простоту класичних бітів із стохастичною поведінкою, властивою квантовим системам, що дозволяє ефективно вирішувати задачі комбінаторної оптимізації, семплінгу та моделювання ймовірнісних мереж. Проведено порівняння з класичними та квантовими підходами за умовами роботи, масштабованістю та енергоефективністю. Розглянуто сучасні апаратні реалізації та перспективи розвитку р-бітів як енергоефективної та масштабованої платформи для ймовірнісних обчислень.*

*Ключові слова: р-біт, ймовірнісні обчислення, модель Ізінга, комбінаторна оптимізація, семплінг, машинне навчання, MTJ, мемристори, CMOS*

**TORSKA ROXANA**
Lviv Polytechnic National University
IT STEP UNIVERSITY
**MELNYK ANATOLIY**
IT STEP UNIVERSITY

# P-BITS FOR PROBABILISTIC COMPUTING: DISTINCTIONS FROM CLASSICAL AND QUANTUM BITS

*The article discusses the p-bit as a fundamental element of hardware platforms for probabilistic computing. Its mathematical model and physical implementations based on MTJ, memristors, and CMOS are presented. It is shown that p-bits combine the simplicity of classical bits with the stochastic behaviour characteristic of quantum systems, enabling efficient solutions for combinatorial optimisation, sampling, and probabilistic network modelling. A comparison with classical and quantum approaches is provided in terms of operating conditions, scalability, and energy efficiency. Current hardware implementations and future prospects of p-bits as an energy-efficient and scalable platform for probabilistic computing are also discussed.*

*P-bits demonstrate a unique combination of classical physical implementation, hardware simplicity, and the possibility of stochastic behavior, which makes them promising for expanding the capabilities of modern computing systems. Unlike classical bits, they allow hardware implementation of probabilistic algorithms and models, and compared to qubits, they do not require complex quantum infrastructure and operate at room temperature with low power consumption. The functional versatility of p-bits allows the implementation of logical operations, stochastic schemes, Ising models, and probabilistic network models, which makes them attractive for combinatorial optimization, machine learning, sampling, and stochastic modeling tasks. Empirical results confirm significant speedups over CPUs and GPUs in specialized tasks, demonstrating the potential of hardware parallelism and energy efficiency. P-bits open a new direction in the development of energy-efficient, scalable and flexible computing platforms capable of effectively solving complex problems that remain resource-intensive for classical and quantum systems*

*Keywords: p-bit, probabilistic computing, Ising model, combinatorial optimisation, sampling, machine learning, MTJ, memristors, CMOS*

Стаття надійшла до редакції / Received 12.07.2025
Прийнята до друку / Accepted 28.07.2025

## Проблематика дослідження та її зв'язок із прикладними задачами

Актуальні роботи висвітлюють застосування р-бітів у комбінаторній оптимізації, машинному навчанні та квантовому моделюванні, підкреслюючи їхню енергоефективність та потенціал для масштабування на спеціалізованих обчислювальних платформах [1]. Р-біти розглядаються як унікальний апаратний елемент ймовірнісних обчислень, що поєднує класичну фізичну реалізацію з керованою стохастичністю і дозволяє використовувати їх на рівні пристроїв, архітектури та алгоритмів [2]. Експериментально продемонстровано прототипи р-бітових ядер на основі стохастичних магнітних тунельних переходів у поєднанні з 2D-транзисторами $MoS_2$, що підтверджує практичність апаратного підходу та його ефективність у задачах оптимізації [3]. Паралельно розвиваються методики калібрування р-бітів для узгодження їхніх ймовірнісних станів та підвищення надійності великих систем, що є критично важливим для масштабних застосувань [4]. У сукупності ці результати окреслюють р-біти як перспективну, самодостатню платформу для апаратного впровадження ймовірнісних алгоритмів у реальних обчислювальних сценаріях.

## Формулювання цілей статті

Метою статті є опис та формалізація концепції р-біта як базового елемента ймовірнісних обчислень, порівняння його з класичними бітами та кубітами за фізичною природою, умовами роботи, масштабованістю та енергоспоживанням, аналіз сучасних апаратних реалізацій і спеціалізованих платформ (MTJ, мемристори,

CMOS, машини Ізінга, апаратні прискорювачі MAX-SAT, ПЛІС), оцінка їх ефективності у практичних задачах комбінаторної оптимізації, семплінгу, стохастичного моделювання та машинного навчання, а також висвітлення перспектив розвитку, включно з масштабуванням, гібридними типами архітектури та алгоритмічними підходами, адаптованими до стохастичних властивостей p-бітів.

**P-біт як функціональний елемент ймовірнісних обчислень**

Ймовірнісні обчислення базуються на використанні елементів, які генерують стохастичні бітові стани, відображаючи природу невизначеності у складних задачах. P-біт (*probabilistic bit*) виступає базовим функціональним елементом такої парадигми.

На відміну від класичного біта, що може перебувати лише у детермінованих станах «0» або «1», та від квантового біта (кубіта), який описується суперпозицією станів $|0\rangle$ і $|1\rangle$ з певними амплітудами та потребує підтримки когерентності, p-біт має класичну фізичну природу, але його стан динамічно змінюється відповідно до заданого розподілу ймовірностей. Це дозволяє поєднати простоту апаратної реалізації з можливістю відтворювати стохастичну поведінку, необхідну для ефективного розв'язання задач із великою кількістю можливих станів.

Математично p-біт можна описати як випадкову змінну, значення якої визначається сигмоїдною функцією активації:

$$m_i = sgn\{r + tanh[I_i(t)]\},$$

де $m_i \in \{-1, +1\}$ – стан p-біта у момент часу $t$, $r$ – випадкове число рівномірно розподілене у проміжку $[-1, +1]$, $I_i(t)$ – вхідний сигнал, що задає «схильність» до одного зі станів, а функція $sgn$ забезпечує, що вихідний стан p-біта завжди дискретний і біполярний («–1» або «+1»), гарантуючи, що намагнічування або логічний стан елемента приймає одне з двох визначених значень незалежно від випадкової складової та вхідного сигналу [5].

Таким чином, p-біт є регульованим джерелом випадковості, яке можна інтегрувати в більші обчислювальні структури. Він виконує роль бінарного стохастичного нейрона (*Binary Stochastic Neuron,* BSN), забезпечуючи зв'язок між локальними станами та глобальними обчислювальними процесами.

На відміну від квантових бітів, p-біти не потребують складної квантової інфраструктури (кріогенних систем, підтримки когерентності) і можуть бути реалізовані на класичних апаратних платформах, таких як магніторезистивні пристрої або CMOS. В роботі [6] представлено процесор для виконання ймовірнісних обчислень, який був реалізований на ПЛІС. Проект спрямований на розробку технологій проектування, реалізацію та дослідження властивостей ймовірнісних обчислень на основі p-бітів. В роботі описане апаратне забезпечення та інструменти для проектування p-бітового стохастичного процесора. Кількість p-бітів при використанні однієї ПЛІС досягає 1024 і може пропорційно збільшуватися зі збільшенням кількості ПЛІС та їх ємності. Результатом роботи є цифровий код, який має чітко визначену (але невідому і не обов'язково рівну 100%) ймовірність бути правильним результатом розв'язання задачі. Завдання перевірки результату та контролю роботи p-бітового стохастичного процесора покладено на класичний комп'ютер. Якщо результат неправильний, стохастичний процесор перезапускається для розв'язання задачі, знову ж таки видає результат, який може бути іншим, з різною ймовірністю правильності. Результати можуть бути істинними з вищою та нижчою ймовірністю, але коди з вищими ймовірностями будуть видаватися частіше, коли одна й та ж сама задача розв'язується кілька разів. Тільки це зменшує час розв'язування складних задач, які, як правило, розв'язуються класичними методами пошуку набагато довше.

Водночас, на відміну від класичних детермінованих бітів, p-біти дозволяють апаратно реалізовувати стохастичні алгоритми та моделі, що забезпечує ефективну обробку задач із великою кількістю можливих станів та високим рівнем невизначеності, при цьому зберігаючи доступність і масштабованість класичних технологій.

Функціональна універсальність p-біта полягає у можливості реалізації логічних операцій, стохастичних схем та моделей, аналогічних до Ізінгових систем. P-біт виступає ключовим елементом апаратних платформ ймовірнісних обчислень, що відкривають нові напрями у розвитку обчислювальних технологій та забезпечують ефективне розв'язання задач з високим рівнем невизначеності і великою кількістю можливих станів, для яких традиційні класичні алгоритми є надто ресурсоємними.

**Порівняння p-бітів із класичними та квантовими підходами**

P-біти – це стохастичні біти, які набувають значень «0» або «1» із керованою ймовірністю, на відміну від детерміністичних класичних бітів або кубітів, що представлені суперпозицією [7]. Ці елементи працюють при кімнатній температурі й не вимагають збереження квантової когерентності, що суттєво спрощує апаратні вимоги і підвищує надійність (поруч з енергоефективністю та нечутливістю до варіацій CMOS) [7, 8]. У той час як квантові комп'ютери стикаються з проблемами декогеренції й потребують дорогого кріогенного охолодження, зокрема до мілікельвінового діапазону, для збереження квантового стану [7, 9], p-біти позбавлені цих обмежень і можуть функціонувати в звичайному режимі при низькому енергоспоживанні.

Класичні CMOS-системи надзвичайно масштабовані (сучасні мікропроцесори мають $> 10^{11}$ транзисторів). Натомість квантові пристрої поки що обмежені десятками–сотнями кубітів через помилки та накладні витрати на корекцію помилок. Теоретично p-біти можуть масштабуватися подібно до класичних: за рахунок компактності s-MTJ чи мемристорів на тій самій площі можна розмістити в кілька десятків разів більше елементів. Наприклад, оцінюється, що з урахуванням енергоефективності s-MTJ-пристроїв можна

отримати ~100-кратне збільшення кількості p-бітів на одиницю площі/потужності, порівняно з класичними бітами (CMOS) [10]. До того ж дослідження показало, що пристрої для p-бітів стійкі до дрібних варіацій і можуть масово інтегруватися [7].

P-біти зазвичай споживають значно менше енергії, ніж класичні або квантові аналоги. У табл. 1 показано, що затрати енергії на проведення p-обчислень є низькими, тоді як і класичні CMOS-схеми і квантові комп'ютери характеризуються високим споживанням [7]. Зокрема, p-біти на основі нестабільних магнітних тунельних структур або дифузійних мемристорів демонструють споживання на порядки менше – наприклад, окремі реалізації працюють із потужністю на рівні сотень нановат. Підтримка ж квантових станів вимагає значних витрат на охолодження та складні системи контролю. Таким чином, p-бітові стохастичні процесори поєднують енергоефективність із можливістю роботи при кімнатній температурі [7, 10].

P-біти природно підходять для задач, у яких ключову роль відіграють стохастичний пошук і ймовірнісні моделі. Їх застосовують до комбінаторної оптимізації (через відображення задач на модель Ізінга), до інвертованої (зворотної) логіки та до стохастичного моделювання/генерації вибірок. Експериментальні демонстрації включають апаратну факторизацію цілих чисел: у proof-of-concept експерименті з восьми p-бітів продемонстровано факторизацію чисел до 945 (наприклад, $945 = 63 \times 15$) [9]. Також p-біти застосовуються до задач комівояжера (*Travelling Salesman Problem*) та інших NP-складних оптимізаційних задач; у недавній роботі показано рішення 70-містного TSP на 80-елементному SMTJ-Ising-прототипі з дуже низьким енергоспоживанням [11]. Впровадження машин Больцмана і стохастичних нейронних мереж на p-бітовій апаратурі демонструє суттєве підвищення пропускної здатності семплювання та помітну економію енергії у порівнянні з чисто цифровими (CPU/GPU) реалізаціями в конкретних задачах навчання й симуляції [7, 10, 12]. Водночас слід підкреслити: p-комп'ютери – класичні, стохастичні пристрої, і вони не гарантують асимптотичної квантової переваги, проте в багатьох практичних задачах дають значні константні (інколи кратні) прискорення і кращу енергоефективність через апаратну паралельність та вбудовану випадковість [10].

Таблиця 1

**Порівняння характеристик класичних, квантових і пробабілістичних бітів**

| Аспект | Класичні (біти) | Квантові (кубіти) | Пробабілістичні (p-біти) |
|---|---|---|---|
| Репрезентація станів | Детерміноване значення: «0» або «1» | Квантова суперпозиція $\alpha\|0\rangle + \beta\|1\rangle$ | Стохастичний стан з ймовірністю $p$ прийняття «0» або «1» |
| Умови роботи | Кімнатна температура (CMOS) | Кріогенні умови (надпровідники) | Кімнатна температура (спінтроніка, мемристори) [7, 9] |
| Фізична природа | Класична електроніка (логічні елементи, транзистори) | Квантові системи (суперпозиція, спін, надпровідність) | Класична, стохастична |
| Стійкість до помилок | Висока (біти стабільні, експерименти показали що рівень помилок у класичній пам'яті чи логіці може бути настільки низьким, як $10^{-13} - 10^{-18}$) [13] | Низька (декогеренція, потреба у корекції) [9, 14] | Помірна (внутрішні теплові флуктуації як особливість p-бітів) [8, 9] |
| Масштабованість | Дуже висока ($> 10^{11}$транзисторів) | Обмежена ($\sim 10^2$, від кількох десятків до декількох сотень через складність управління та швидку декогеренцію) | Потенційно висока ( $\sim 100 \times$ порівняно з класичними бітами (CMOS) на задану площу й потужність) [10] |
| Енергоспоживання | Високе (статичне + динамічне) | Дуже високе (охолодження, керування) [7] | Низьке (активується тепловим шумом) [7, 10] |
| Температура / середовище | Звичайна кімнатна температура, стандартна електроніка | Субкельвінові температури або спеціальні середовища (кріогеніка, вакуум) | Звичайна кімнатна температура, класична електроніка |
| Основні вимоги до апаратури | Мінімальні вимоги, стандартні компоненти | Підтримка когерентності, ізоляція від шуму, кріогенне охолодження | Стандартні апаратні платформи: MTJ, CMOS, RRAM, FPGA; не потребує кріогенних систем [12, 15] |

Продовження таблиці 1

| Аспект | Класичні (біти) | Квантові (кубіти) | Пробабілістичні (p-біти) |
|---|---|---|---|
| | | | |
| | | | |
| | | | |
| | | | |
| Класи обчислювальних задач | Загальні цифрові обчислення, детермінована логіка («0» або «1») | Квантові алгоритми (факторизація Шора та обчислення дискретних логарифмів, симуляція квантових систем), пошук в невпорядкованих базах (алгоритм Гровера) | Комбінаторна оптимізація, машинне навчання, Ізінг-моделі, семплінг, стохастичне моделювання, логіка зворотного обчислення [7] |
| Стан зрілості | Повністю зрілі, масово використовуються у всіх комп'ютерах | NISQ-пристрої обмежені; шлях до масштабних стійких до помилок систем ще тривалий | Прототипи p-біт ядер, CMOS/MTJ машини Ізінга, GPU та ASIC-прискорювачі працюють на реальних задачах; активна розробка апаратних платформ |
| Асимптотика / теоретичне прискорення | Виконує детерміновані обчислення; теоретично не забезпечує прискорення над іншими класичними алгоритмами | Для окремих задач можливий суперполіноміальний (Шора) або квадратичний (Гровера) відрив у моделі ідеального квантового обчислювача; на практичних NISQ-пристроях обмежено шумом та кількістю кубітів | Не дає суперполіноміальних прискорень; перевага у апаратній паралельності та енергоефективності спеціалізованих Ізінг-пристроїв |
| Емпіричні результати | Надійні, масштабовані, відомі технології | Демонстрації алгоритмів Шора та Гровера реалізовані для задач малого масштабу; практичний квантовий відрив обмежений через шум і малу кількість кубітів; для задач промислового масштабу потрібні стійкі до помилок квантові обчислювачі з тисячами–мільйонами логічних кубітів. | Реалізовано прототипи p-бітових ядер на основі MTJ і $MoS_2$ FET; продемонстровано швидкі машини Ізінга та апаратні обчислювальні прискорювачі MAX-SAT, які забезпечують значні прискорення над CPU для окремих задач (до $10^4 - 10^6\times$ у спеціалізованих CMOS-Ising пристроях). Масштабування на велику кількість p-бітів залишається викликом через технологічні обмеження |

Таким чином, p-біти поєднують надійність і зрілість класичної архітектури з можливістю здійснювати ймовірнісні обчислення, властиві квантовим алгоритмам. Вони функціонують при кімнатній температурі, мають низьке енергоспоживання та перспективи масштабування, що робить їх привабливими для задач оптимізації та машинного навчання, де потрібна ефективна генерація випадкових конфігурацій і дослідження «енергійних ландшафтів». P-біти представляють перспективну апаратну платформу для ймовірнісних обчислень: вони поєднують класичну фізичну реалізацію з можливістю стохастичного поведінки, суттєво розширюючи можливості класичних обчислень у завданнях комбінаторної оптимізації, семплінгу та моделювання ймовірнісних мереж. Хоча p-біти не забезпечують асимптотичної квантової переваги, їхня апаратна простота та низьке енергоспоживання дозволяють ефективно вирішувати широкий спектр задач, долаючи багато практичних обмежень сучасних квантових систем.

**Висновки та перспективи подальших досліджень**

P-біти демонструють унікальне поєднання класичної фізичної реалізації, апаратної простоти та можливості стохастичної поведінки, що робить їх перспективними для розширення можливостей сучасних обчислювальних систем. На відміну від класичних бітів, вони дозволяють апаратно реалізовувати ймовірнісні алгоритми та моделі, а порівняно з кубітами – не потребують складної квантової інфраструктури та працюють при кімнатній температурі з низьким енергоспоживанням.

Функціональна універсальність p-бітів дозволяє реалізовувати логічні операції, стохастичні схеми, Ізінг-моделі та моделі ймовірнісних мереж, що робить їх привабливими для задач комбінаторної оптимізації, машинного навчання, семплінгу та стохастичного моделювання. Емпіричні результати підтверджують значні прискорення над CPU та GPU у спеціалізованих задачах, демонструючи потенціал апаратної паралельності та енергоефективності.

Перспективи подальших досліджень включають:

1. Масштабування p-бітів на великі апаратні масиви та інтеграцію з CMOS/спінтронними платформами для підвищення щільності елементів і пропускної здатності.
2. Розробку гібридних типів архітектури, що поєднують p-біти з класичними та квантовими підходами для реалізації оптимізаційних обчислень на промисловому рівні.
3. Удосконалення алгоритмічних схем, адаптованих до стохастичної природи p-бітів, включаючи нові підходи до семплінгу та навчання нейронних мереж.
4. Вивчення надійності та стійкості апаратних платформ до теплових флуктуацій і технологічних варіацій.
5. Розроблення та реалізація на p-бітових стохастичних процесорах ефективних алгоритмів для розв'язування задач комбінаторної оптимізації, машинного навчання, семплінгу, стохастичного моделювання та інших.

Таким чином, p-біти відкривають новий напрям у розвитку енергоефективних, масштабованих та гнучких обчислювальних платформ, здатних ефективно вирішувати складні задачі, що залишаються ресурсомісткими для класичних і квантових систем. Подальші дослідження сприятимуть не лише підвищенню продуктивності й надійності p-бітових платформ, а й формуванню нових парадигм апаратного ймовірнісного обчислення.

**Література**


1. Camsari, K. Y. (2024). Probabilistic computing with p-bits: Optimization, machine learning and quantum simulation. Proceedings of the 2024 IEEE International Magnetic Conference – Short Papers (INTERMAG Short Papers), 1–2. https://doi.org/10.1109/INTERMAGShortPapers61879.2024.10576747
2. Chowdhury, S., Grimaldi, A., Aadit, N. A., Niazi, S., Mohseni, M., Kanai, S., Ohno, H., Fukami, S., Theogarajan, L., Finocchio, G., Datta, S., & Camsari, K. Y. (2023). A full-stack view of probabilistic computing with p-bits: Devices, architectures, and algorithms. IEEE Journal on Exploratory Solid-State Computational Devices and Circuits, 9(1), 1–11. https://doi.org/10.1109/JXCDC.2023.3256981
3. Daniel, J., Sun, Z., Zhang, X., et al. (2024). Experimental demonstration of an on-chip p-bit core based on stochastic magnetic tunnel junctions and 2D $MoS_2$ transistors. Nature Communications, 15, 4098. https://doi.org/10.1038/s41467-024-48152-0
4. Soh, K., Kim, J. E., Chun, S. Y., & Yoon, J. H. (2025). Calibration of p-bit for aligned stochastic outputs in probabilistic computing. Materials Science and Engineering: B, 317, 118146. https://doi.org/10.1016/j.mseb.2025.118146
5. Camsari, K. Y., Faria, R., Sutton, B. M., & Datta, S. (2017). Stochastic p-bits for invertible logic. Physical Review X, 7(3), 031014. https://doi.org/10.1103/PhysRevX.7.031014
6. Melnyk, V., & Hlukhov, V. (2021). DMQC Project: Design Technologies, Implementation, and Research of the Properties of a Digital Multi-Qubit Coprocessor. 2021 11th IEEE International Conference on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications (IDAACS), 267–271. https://doi.org/10.1109/IDAACS53288.2021.9660853
7. Woo, K. S., Kim, J., Han, J., et al. (2022). Probabilistic computing using Cu0.1Te0.9/HfO2/Pt diffusive memristors. Nature Communications, 13, 5762. https://doi.org/10.1038/s41467-022-33455-x
8. Drobitch, J. L., & Bandyopadhyay, S. (2019). Reliability and scalability of p-bits implemented with low energy barrier nanomagnets. IEEE Magnetics Letters, 10, 1–4. https://doi.org/10.1109/LMAG.2019.2956913
9. Borders, W. A., Pervaiz, A. Z., Fukami, S., et al. (2019). Integer factorization using stochastic magnetic tunnel junctions. Nature, 573, 390–393. https://doi.org/10.1038/s41586-019-1557-9
10. Kaiser, J., & Datta, S. (2021). Probabilistic computing with p-bits. Applied Physics Letters, 119(15), 150503. https://doi.org/10.1063/5.0067927
11. Si, J., Yang, S., Cen, Y., et al. (2024). Energy-efficient superparamagnetic Ising machine and its application to traveling salesman problems. Nature Communications, 15, 3457. https://doi.org/10.1038/s41467-024-47818-z

12. Liu, Y., Hu, Q., Wu, Q., Liu, X., Zhao, Y., Zhang, D., Han, Z., Cheng, J., Ding, Q., Han, Y., et al. (2022). Probabilistic circuit implementation based on p-bits using the intrinsic random property of RRAM and p-bit multiplexing strategy. Micromachines, 13(6), 924. https://doi.org/10.3390/mi13060924

13. Chae, E., Choi, J., & Kim, J. (2024). An elementary review on basic principles and developments of qubits for quantum computing. Nano Convergence, 11, 11. https://doi.org/10.1186/s40580-024-00418-5

14. Chatterjee, A., Phalak, K., & Ghosh, S. (2023). Quantum error correction for dummies. Proceedings of the 2023 IEEE International Conference on Quantum Computing and Engineering (QCE), 70–81. Bellevue, WA, USA. https://doi.org/10.1109/QCE57702.2023.00017

15. Grimaldi, A., Selcuk, K., Aadit, N. A., Kobayashi, K., Cao, Q., Chowdhury, S., Finocchio, G., Kanai, S., Ohno, H., Fukami, S., & Camsari, K. Y. (2022). Experimental evaluation of simulated quantum annealing with MTJ-augmented p-bits. Proceedings of the 68th Annual IEEE International Electron Devices Meeting (IEDM), 22.4.1–22.4.4. https://doi.org/10.1109/IEDM45625.2022.10019530

**References**

1. Camsari, K. Y. (2024). Probabilistic computing with p-bits: Optimization, machine learning and quantum simulation. Proceedings of the 2024 IEEE International Magnetic Conference – Short Papers (INTERMAG Short Papers), 1–2. https://doi.org/10.1109/INTERMAGShortPapers61879.2024.10576747

2. Chowdhury, S., Grimaldi, A., Aadit, N. A., Niazi, S., Mohseni, M., Kanai, S., Ohno, H., Fukami, S., Theogarajan, L., Finocchio, G., Datta, S., & Camsari, K. Y. (2023). A full-stack view of probabilistic computing with p-bits: Devices, architectures, and algorithms. IEEE Journal on Exploratory Solid-State Computational Devices and Circuits, 9(1), 1–11. https://doi.org/10.1109/JXCDC.2023.3256981

3. Daniel, J., Sun, Z., Zhang, X., et al. (2024). Experimental demonstration of an on-chip p-bit core based on stochastic magnetic tunnel junctions and 2D $MoS_2$ transistors. Nature Communications, 15, 4098. https://doi.org/10.1038/s41467-024-48152-0

4. Soh, K., Kim, J. E., Chun, S. Y., & Yoon, J. H. (2025). Calibration of p-bit for aligned stochastic outputs in probabilistic computing. Materials Science and Engineering: B, 317, 118146. https://doi.org/10.1016/j.mseb.2025.118146

5. Camsari, K. Y., Faria, R., Sutton, B. M., & Datta, S. (2017). Stochastic p-bits for invertible logic. Physical Review X, 7(3), 031014. https://doi.org/10.1103/PhysRevX.7.031014

6. Melnyk, V., & Hlukhov, V. (2021). DMQC Project: Design Technologies, Implementation, and Research of the Properties of a Digital Multi-Qubit Coprocessor. 2021 11th IEEE International Conference on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications (IDAACS), 267–271. https://doi.org/10.1109/IDAACS53288.2021.9660853

7. Woo, K. S., Kim, J., Han, J., et al. (2022). Probabilistic computing using Cu0.1Te0.9/HfO2/Pt diffusive memristors. Nature Communications, 13, 5762. https://doi.org/10.1038/s41467-022-33455-x

8. Drobitch, J. L., & Bandyopadhyay, S. (2019). Reliability and scalability of p-bits implemented with low energy barrier nanomagnets. IEEE Magnetics Letters, 10, 1–4. https://doi.org/10.1109/LMAG.2019.2956913

9. Borders, W. A., Pervaiz, A. Z., Fukami, S., et al. (2019). Integer factorization using stochastic magnetic tunnel junctions. Nature, 573, 390–393. https://doi.org/10.1038/s41586-019-1557-9

10. Kaiser, J., & Datta, S. (2021). Probabilistic computing with p-bits. Applied Physics Letters, 119(15), 150503. https://doi.org/10.1063/5.0067927

11. Si, J., Yang, S., Cen, Y., et al. (2024). Energy-efficient superparamagnetic Ising machine and its application to traveling salesman problems. Nature Communications, 15, 3457. https://doi.org/10.1038/s41467-024-47818-z

12. Liu, Y., Hu, Q., Wu, Q., Liu, X., Zhao, Y., Zhang, D., Han, Z., Cheng, J., Ding, Q., Han, Y., et al. (2022). Probabilistic circuit implementation based on p-bits using the intrinsic random property of RRAM and p-bit multiplexing strategy. Micromachines, 13(6), 924. https://doi.org/10.3390/mi13060924

13. Chae, E., Choi, J., & Kim, J. (2024). An elementary review on basic principles and developments of qubits for quantum computing. Nano Convergence, 11, 11. https://doi.org/10.1186/s40580-024-00418-5

14. Chatterjee, A., Phalak, K., & Ghosh, S. (2023). Quantum error correction for dummies. Proceedings of the 2023 IEEE International Conference on Quantum Computing and Engineering (QCE), 70–81. Bellevue, WA, USA. https://doi.org/10.1109/QCE57702.2023.00017

15. Grimaldi, A., Selcuk, K., Aadit, N. A., Kobayashi, K., Cao, Q., Chowdhury, S., Finocchio, G., Kanai, S., Ohno, H., Fukami, S., & Camsari, K. Y. (2022). Experimental evaluation of simulated quantum annealing with MTJ-augmented p-bits. Proceedings of the 68th Annual IEEE International Electron Devices Meeting (IEDM), 22.4.1–22.4.4. https://doi.org/10.1109/IEDM45625.2022.10019530