

<https://doi.org/10.31891/2307-5732-2025-349-74>
УДК 621.374

БАРАН РОМАН

Національний університет „Львівська політехніка”
<https://orcid.org/0009-0006-4041-3530>
e-mail: roman.d.baran@lpnu.com

СИНТЕЗ АДАПТИВНИХ ЧИСЛО-ІМПУЛЬСНИХ ФУНКЦІОНАЛЬНИХ ПЕРЕТВОРЮВАЧІВ ІЗ ЗМІННОЮ РОЗРЯДНІСТЮ

У статті досліджено нові методи структурного синтезу адаптивних число-імпульсних функціональних перетворювачів із змінною розрядністю (ЧІФП із ЗР), що працюють у двійковому коді. Запропоновано нові алгоритми функціонування ЧІФП із ЗР із використанням спеціалізованих паралельних структур, які забезпечують ефективне паралельне обчислення на рівні розрядів і функціональних блоків. Це дозволяє значно підвищити швидкодію порівняно з відомими аналогами. Практичні експерименти підтверджують ефективність запропонованого методу.

Ключові слова: вимірювальні функціональні перетворювачі, число-імпульсні коди, цифрові інтегратори, паралельне обчислення.

BARAN ROMAN

National University "Lviv Polytechnic"

SYNTHESIS OF ADAPTIVE NUMBER-PULSE FUNCTIONAL CONVERTERS WITH VARIABLE BIT DEPTH

The article presents and investigates, for the first time, a method for the structural synthesis of adaptive numerical-impulse functional converters with variable bit width operating in binary code. A new algorithm for their functioning is proposed, utilizing specialized parallel structures that enable efficient parallel computation at the digit and functional block levels. This significantly enhances processing speed compared to known analogs.

The developed structural synthesis method is examined using the example of a control system for autonomous vehicles.

The proposed methods and tools for performing arithmetic operations and computing elementary mathematical functions can serve as fundamental computational components for various functional transformations of input signals in the form of impulse streams. Numerical-impulse codes can be received from primary measurement sensors or specialized modeling devices with frequency or numerical-impulse outputs. The popularity of this method is due to the advantages of numerical-impulse or frequency-based signal representation. Specifically, signals consisting of fixed-amplitude pulses, where information is encoded in temporal or frequency parameters, exhibit high resistance to noise, shifts, and other interferences. This significantly simplifies data processing and transformation compared to other encoding types. Additionally, the transition from frequency signals to digital formats is relatively simple, making them convenient for use in sensor interfaces and control signal generation.

Importantly, the developed structure allows for easy adaptation to dynamic changes in input data, ensuring a balance between accuracy, speed, and efficiency for systems that process numerical-impulse signals in real time.

Preliminary practical experiments confirm the effectiveness of the proposed synthesis method in accelerating specialized integral calculations of unit impulses in measurement converters. This opens up new possibilities for developing high-performance numerical-impulse functional converters with variable bit width.

Keywords: measuring functional converters, number-pulse codes, digital integrators, parallel computing.

Постановка проблеми у загальному вигляді та її зв'язок із важливими науковими чи практичними завданнями

Сучасні тенденції розвитку обчислювальних та вимірювальних систем вимагають підвищеної продуктивності, точності та енергоефективності. Зростаюча складність систем контролю та керування, активне впровадження пристроїв Інтернету речей і бездротових сенсорних мереж обумовлюють необхідність створення простих та ефективних засобів обробки даних у реальному часі. Значна частина вимірювальних систем використовує сенсори, що спочатку генерують аналоговий сигнал, який потребує подальшого перетворення в цифровий формат. Сучасні технології дозволяють реалізовувати такі перетворення безпосередньо в структурі сенсора, що забезпечує підвищену швидкодію та зменшення апаратної складності.

Один із перспективних підходів до обробки інформації в реальному часі – використання число-імпульсних функціональних перетворювачів із змінною розрядністю. Такі пристрої виконують арифметичні операції та елементарні математичні функції, замінюючи традиційні аналого-цифрові перетворювачі у задачах, що потребують високої швидкодії та точності. ЧІФП із ЗР здатні ефективно працювати з імпульсними потоками сенсорів із частотним виходом, забезпечуючи безперервний процес обчислень та перетворень.

Також важливим аспектом сучасних інтелектуальних вимірювальних систем є первинна обробка даних для прийняття рішень та керування об'єктами в режимі реального часу. Це особливо актуально для автономних систем, таких як роботи, безпілотні апарати, промислові маніпулятори тощо. Для підвищення продуктивності обчислювальних процесів перспективним напрямком є перехід від універсальних методів обробки до спеціалізованих апаратних паралельних структур, що оптимізують виконання операцій на рівні розрядів і функціональних блоків.

Отже використання паралельних структур сприяє збільшенню швидкодії обчислювача, а у

вимірювальних перетвореннях дозволяє використовувати вищу частоту квантування, що відповідно підвищує точність. Тому удосконалення ЧІФП із ЗР з метою підвищення швидкодії є важливим напрямком розвитку апаратних цифрових засобів обробки інформації та систем управління, що визначає актуальність досліджень у цій галузі.

Аналіз досліджень та публікацій

Аналіз сучасних спеціалізованих апаратних засобів обчислень та існуючих методів синтезу структур перетворювачів із змінною розрядністю, що забезпечують оптимальне розширення динамічного діапазону за вхідним число-імпульсним кодом (ЧІК), свідчить про необхідність їх подальшого вдосконалення у зв'язку із зростаючими вимогами до швидкості та якості обробки інформації [1].

Основними проблемами є: низька швидкодія інтегруючих засобів послідовної обробки однорозрядних пристроїв, особливо за наявності зворотних зв'язків, що обмежує їх застосування; перехід до багаторозрядних пристроїв призводить до значного ускладнення апаратної реалізації та збільшення розмірів перетворювачів без покращення у точності [2]; відсутність ефективних методів структурного синтезу, які б забезпечували високу продуктивність і адаптивність вимірювальних перетворювачів у складі інтелектуальних сенсорів.

Раніше проведені дослідження метрологічних характеристик, технологічної доцільності та швидкодії ЧІФП із ЗР на основі програмованих логічних інтегральних схем показали можливість створення високоефективних функціональних перетворювачів побудованих на цифрових інтеграторах з паралельним перенесенням, що адаптуються до широкого кола завдань. Оптимізація таких перетворювачів дозволяє покращити точність та швидкодію, забезпечуючи розширений динамічний діапазон роботи [3-5].

В роботах [5-7] наведено дані про проблематику організації обчислень, пов'язаних із вимірювальними перетвореннями та обробкою даних у число-імпульсному потоці. Дослідження у цій сфері спрямовані на розвиток комп'ютерних систем, створення спеціалізованої елементної бази, а також проектування функціональних модулів [6,7].

Розробка енергоефективних апаратних засобів для функціональних перетворень, зокрема синтезаторів частоти, є важливим напрямком, особливо в контексті IoT-пристроїв [8]. Одним із підходів є використання фазового автопіднапругувача частоти (ФАПЧ) на основі двійкового помножувача (BRM), що забезпечує низьке енергоспоживання без застосування $\Sigma\Delta$ -модулятора. Запропоновані вдосконалені інтегратори з паралельним перенесенням мають переваги у точності над BRM і як приклад використовуються для дворівневих синтезаторів частоти та генераторів псевдовипадкових чисел [9, 10].

Дослідження архітектури пристроїв бітового потоку свідчать про ефективність конвеєрних структур, хоча вони потребують значних апаратних ресурсів через необхідність попередньої ініціалізації та складні елементи пам'яті [11]. Окремі реалізації орієнтовані на нейронні мережі або імпульсні інтегратори, проте їх продуктивність обмежується швидкістю та точністю. Крім того, методи апроксимації тригонометричних функцій за допомогою багаторозрядних пристроїв аргументів не забезпечують роботи в реальному часі [12].

Отже, аналіз публікацій підтверджує необхідність подальших досліджень ЧІФП із ЗР та зворотними зв'язками для оцінки їх ефективності як на функціональному, так і на топологічному рівні.

Формулювання цілей статті

Метою роботи є: розробка методу синтезу структурних схем інтеграторів однорозрядних пристроїв з паралельним перенесенням на основі теорії Шеннона для адаптивних число-імпульсних функціональних перетворювачів із змінною розрядністю, що забезпечує ефективне паралельне обчислення на рівні розрядів і функціональних блоків і дозволяє підвищити швидкодію.

Виклад основного матеріалу

Розглянемо нові підходи до методів структурного синтезу адаптивних число-імпульсних функціональних перетворювачів (ЧІФП) із змінною розрядністю на прикладі розробки системи управління для автономних транспортних засобів (дронів, роботів або автомобілів), де необхідно обробляти вхідні дані від сенсорів у число-імпульсному коді для прийняття рішень в реальному часі. Основна вимога — адаптивність до змінної інтенсивності сигналів (під час маневрів, різних швидкостей руху або зміни умов середовища).

Основні етапи методу синтезу формуються на основі принципу роботи адаптивного ЧІФП із ЗР та аналізу вимог до системи управління. Вхідними даними є число-імпульсний код від сенсорів, наприклад, LIDAR, ультразвукових сенсорів або енкодерів. Вихідними даними буде паралельний двійковий код для модулів прийняття рішень (наприклад, визначення траєкторії руху). Пристрій повинен адаптуватися до динаміки вхідних сигналів: змінна інтенсивність імпульсів відбувається через різні сценарії (прямолінійний рух, різкі маневри тощо).

Попередньо виконані дослідження і аналіз отриманих результатів дозволили запропонувати наступну послідовність структурного синтезу адаптивних ЧІФП із ЗР:

- синтез ЧІФП із фіксованою розрядністю з використанням відомої методики [1] ;
- синтез ЧІФП із змінною розрядністю з використанням відомої методики [1] ;
- розбиття динамічного діапазону перетворення на однакові групи з рівною кількістю розрядів

відносно вхідного ЧІК в межах всього діапазону обчислення, які для обчислення використовують однакові операційні блоки, в яких початкові значення відрізняються і відповідають алгоритму роботи звичайного ЧІФП із ЗР.

- встановлення початкових станів структурних елементів для кожної групи піддіапазонів ЧІК, що забезпечує збереження логіки роботи класичного ЧІФП із ЗР та досягнення аналогічної високої точності перетворення;

- аналіз адаптивних ЧІФП із ЗР на відповідність критеріям метрологічної ефективності.

- побудова блоку визначення інтенсивності надходження вхідних імпульсів і відповідного керування кількістю задіяних однакових функціональних блоків, що працюють згідно принципу змінної розрядності, але кожен в межах свого піддіапазону, що відповідає алгоритму роботи класичного перетворювача із ЗР;

- розробка та конструювання структурних елементів ЧІФП для кожної групи розрядів, здатних динамічно змінювати кількість задіяних розрядів у процесі роботи та забезпечувати коректне перетворення відповідно до їх піддіапазону;

- за потреби, розробка блоку формування результату, визначення вагових коефіцієнтів розрядів коду результату перетворення та врахування сигналів керування від блоку оцінки інтенсивності вхідних імпульсів;

- побудова структури адаптивного ЧІФП із ЗР в цілому;

- аналіз швидкодії та технологічної доцільності реалізації пристрою, що проводиться на основі імітаційного моделювання перетворювача на ПЛІС.

Розглянемо застосування запропонованої методики на прикладі перетворювача для обчислення логарифмічної функції. Перетворювач із фіксованою розрядністю синтезується за відомим підходом [1], що базується на модифікованій системі рівнянь Шеннона. Ця система містить операцію ділення, що дозволяє зменшити похибку перетворення завдяки зменшенню кількості вузлів обробки інформації. Система рівнянь для натурального логарифма формується шляхом подання відповідного диференціального рівняння логарифмічної залежності у вигляді системи диференціальних рівнянь (5).

Для наочності методику синтезу ЧІФП із фіксованою та змінною розрядністю розглянуто нижче. Структура синтезованого ЧІФП у кожному з піддіапазонів (1) вхідного ЧІК працює аналогічно до перетворювача з фіксованою розрядністю при $s = 1, 2, \dots, m$, що забезпечує точну реалізацію заданої функції в усьому робочому діапазоні:

$$2^{s-1} \leq n \leq 2^s - 1 \quad (1)$$

де m – максимальна кількість розрядів структурних елементів пристрою, а n – вхідний ЧІК.

В результаті проведеного синтезу отримаємо структурну схему логарифмічного ЧІФП з ЗР [1], яку приведено на рис. 1. Вона складається з лічильників Лч1 і Лч2, перетворювача кодів ПК, комбінаційних суматорів КС1 і КС2, регістра Рг, постійного запам'ятовуючого пристрою ПЗП, схеми віднімання СВ і логічного елемента І. Робота пристрою, в кожному із піддіапазонів описується наближеними рівняннями:

$$- df \cong \frac{N_s}{2^S} dx \quad (2)$$

$$- N_s = n - 2^S, \quad (3)$$

$$- dx \cong dn - df, \quad (4)$$

$$- dx \cong 2^S \frac{dn}{n}, \quad (5)$$

$$- \int_0^{x_{s,s+1}} dx \cong 2^S \int_2^n \frac{dn}{n}, \quad (6)$$

$$- x_{s,s+1} \cong 2^S \ln \frac{n}{2^S}, \quad (7)$$

$$- N_p' = 2^{-S} x_{s,s+1} \cong \ln \frac{n}{2^S}. \quad (8)$$

$$- N_p = N_p' + N_k, \quad (9)$$

$$- N_k \cong \ln 2^S, \quad (10)$$

$$- N_p \cong \ln(n) \quad (11)$$

Рівняння (11) достовірне для усіх s , що формують піддіапазони (1), і логарифмічний перетворювач працює у діапазоні: $1 \leq n \leq 2^{m+1} - 1$. Тобто, в одній структурі із змінною розрядністю суміщено m структур з фіксованою розрядністю, які побудовані для $s=1, 2, \dots, m$. Також було спроектовано відповідний пристрій керування, який в залежності від значення n та s послідовно перемикає ці діапазони.

В рівняннях (1) – (11) і на рис. 1 використані такі позначення: n – кількість вхідних імпульсів ЧІФП; S – кількість двійкових розрядів структурних елементів перетворювача задіяних у роботі пристрою в піддіапазонах (1); m – максимальне значення S ; dn , df , dx – прирости кількості імпульсів на входах і виході СВ відповідно; N_s – керуючий код на виході Лч1; $x_{s,s+1}$ – кількість імпульсів на виході СВ в діапазоні (1); N_p' – число на виході Лч2; N_k – число на виході ПЗП; N_p – число на виході КС2 (результат перетворення).

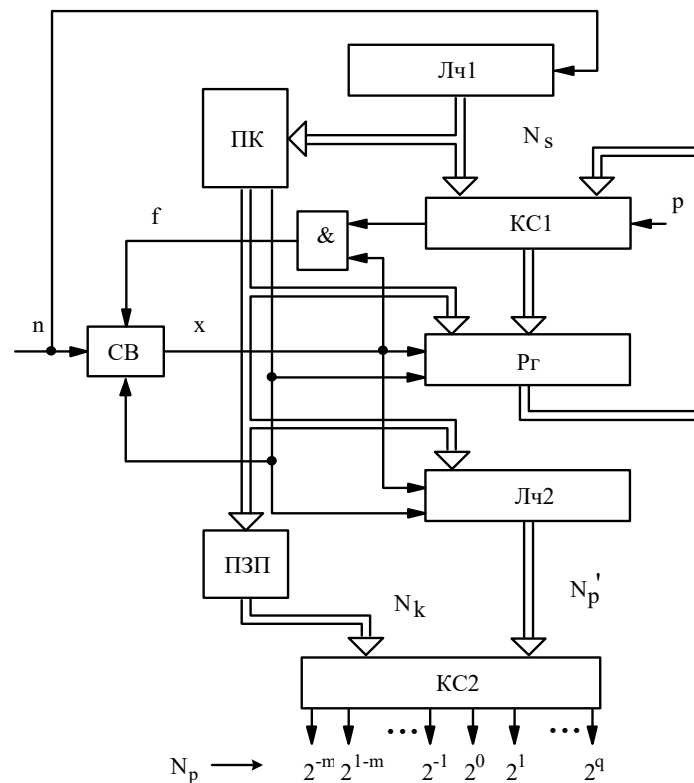


Рис. 1. Структурна схема логарифмічного ЧІФП із ЗР

Після синтезу ЧІФП із ЗР і починається синтез структури адаптивних ЧІФП із ЗР. Для цього необхідно поділити динамічний діапазон перетворення на групи з рівною кількістю розрядів, які для обчислення використовують паралельно з'єднані однакові операційні блоки із змінною розрядністю.

Для підвищення швидкості використано переваги число-імпульсного кодування, а саме стійкість до помилок зміщення та завад. Це дозволяє використовувати одну і ту ж імпульсну послідовність для одночасного паралельного обчислення значень реалізованої функції перетворення в межах кожної групи розрядів, а потім отримати результат перетворення за допомогою об'єднання проміжних результатів кожної групи керуючись інформацією про інтенсивність вхідного ЧІК. Також такий підхід дозволяє частково уникнути часових обмежень пов'язаних з проблемами зворотних зв'язків.

Для цього додатково в структуру введено селектор вхідних імпульсів (СВІ), котрий дозволить відслідковувати вхідні імпульсні послідовності ЧІК, керувати кількістю паралельно задіяних обчислювачів залежно від інтенсивності вхідних імпульсів, щоб забезпечити повнорозрядне опрацювання за значно коротший період часу. Отже, якщо низька інтенсивність потоку імпульсів - задіюється мінімальна кількість блоків і відповідно менша розрядність для економії ресурсів. Високий потік імпульсів - відбувається збільшення кількості паралельних блоків обчислення і відповідно кратно збільшується розрядність для забезпечення вищої точності. Для побудови блоку селектора інтенсивності імпульсів можна використовувати реверсивний лічильник розрядів та таймер, або цифровий частотомір.

На рис. 2 наведено розроблену структурну схему адаптивного ЧІФП із ЗР.

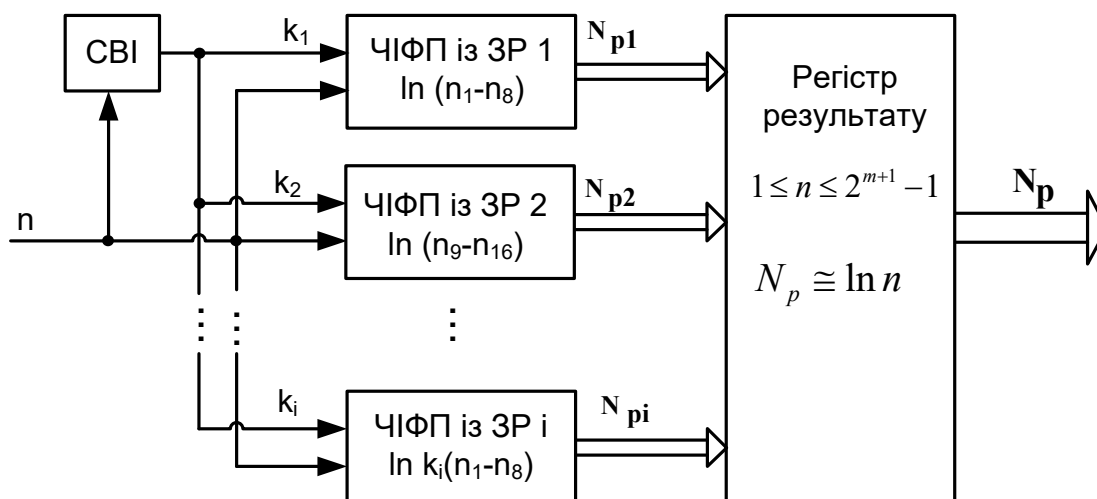


Рис. 2. Структурна схема адаптивного ЧІФП із ЗР

Особливістю наведеної структури є можливість одночасного паралельного обчислення заданих функцій в усіх робочих піддіапазонах, що дозволяє швидше сформувати результат перетворення на виході без змін в точності, в порівнянні із відомою структурою із ЗР, в якій результат формується внаслідок послідовного опрацювання всіх вхідних імпульсів.

Дослідження показали, що керуючий пристрій для більшості адаптивних ЧІФП із змінною розрядністю, які реалізують різні функціональні залежності, може мати універсальну конструкцію. Його вхідними сигналами повинні бути розрядні виходи СВІ та структурного елемента (ЛЧ1 на рис. 1), що містить код, який визначає межі піддіапазонів (1).

Таблиця 1 містить значення вхідних і вихідних сигналів перетворювача кодів, який може виконувати функцію керуючого пристрою. Де k – адаптивний керуючий код, що визначає кількість обчислювальних блоків; $b_0, \dots, b_{m-1}$ – значення розрядів числа n ; $d_0, \dots, d_{m-1}$ – значення розрядів вихідних кодів D .

Таблиця 1

Вхідні і вихідні сигнали керуючого пристрою

Кількість груп, k	Кількість діапазонів, s	Вхідний код						Вихідні коди					
		n						D					
		b_{m-1}	b_{m-2}	...	b_2	b_1	b_0	d_{m-1}	d_{m-2}	...	d_2	d_1	d_0
k_1	m	1	*	...	*	*	*	1	1	...	1	1	1
	$m-1$	0	1	...	*	*	*	0	1	...	1	1	1
	...	...	...	...	...	...	...	...	...	...	...	...	...
	2	0	0	...	0	1	*	0	0	...	0	1	1
	1	0	0	...	0	0	1	0	0	...	0	0	1
		$k_2 b_{m-1}$	$k_2 b_{m-2}$	...	$k_2 b_2$	$k_2 b_1$	$k_2 b_0$	$k_2 d_{m-1}$	$k_2 d_{m-2}$	...	$k_2 d_2$	$k_2 d_1$	$k_2 d_0$
k_2	m	1	*	...	*	*	*	1	1	...	1	1	1
	$m-1$	0	1	...	*	*	*	0	1	...	1	1	1
	...	...	...	...	...	...	...	...	...	...	...	...	...
	2	0	0	...	0	1	*	0	0	...	0	1	1
	1	0	0	...	0	0	1	0	0	...	0	0	1
...	...	...	...	...	...	...	...	...	...	...	...	...	...
		$k_i b_{m-1}$	$k_i b_{m-2}$	...	$k_i b_2$	$k_i b_1$	$k_i b_0$	$k_i d_{m-1}$	$k_i d_{m-2}$	...	$k_i d_2$	$k_i d_1$	$k_i d_0$
k_i	m	1	*	...	*	*	*	1	1	...	1	1	1
	$m-1$	0	1	...	*	*	*	0	1	...	1	1	1
	...	...	...	...	...	...	...	...	...	...	...	...	...
	3	0	0	...	1	*	*	0	0	...	1	1	1
	2	0	0	...	0	1	*	0	0	...	0	1	1
	1	0	0	...	0	0	1	0	0	...	0	0	1

Висновки з даного дослідження

і перспективи подальших розвідок у даному напрямі

Розроблений метод синтезу адаптивних ЧІФП із ЗР дозволяє підвищити їх швидкодію за рахунок використання апаратних паралельних структур, що оптимізують виконання операцій на рівні розрядів і функціональних блоків. А також організувати зручну адаптацію до динамічних змін вхідних даних, забезпечуючи баланс між точністю, швидкодією і ефективністю для систем, що обробляють число-імпульсні сигнали в реальному часі. Суть методу полягає у розбитті динамічного діапазону перетворення на групи з рівною кількістю розрядів, які для обчислення використовують паралельно з'єднані функціонально однакові операційні блоки із ЗР з різними початковими значеннями відповідно до логіки роботи звичайного ЧІФП із ЗР для кожного наступного піддіапазону. Цей підхід відкриває нові можливості для оптимізації характеристик число-імпульсних функціональних перетворювачів, які використовуються в галузях автономного транспорту, робототехніки та індустріальної автоматизації

Література

1. Дудикевич В.Б. Число-імпульсні функціональні перетворювачі з імпульсними зворотними зв'язками: монографія / В.Б.Дудикевич, В.М.Максимович, Л.В.Мороз // - Львів: Видавництво Львівської політехніки. -2011.- 244с.
2. Стахів М. Ю. Цифрові функціональні перетворювачі розгортуючого типу з покращеними характеристиками. Автореферат дисертації канд. техн. наук . 24.09.2013 / Стахів Марта Юріївна. -

Видання Національного університету "Львівська політехніка". -2013. - 21 с.

3. Дудикевич В.Б. Апаратна реалізація ЧФП із змінною розрядністю та оцінка швидкодії / Р.Д. Баран, В.Б. Дудикевич // Журнал «Вісник Вінницького політехнічного інституту». -2024. - №3. - с. 96–101. – DOI: <https://doi.org/10.31649/1997-9266-2024-174-3-96-101>.

4. . Wrzuszczak M. Przetwornik funkcyjny impulsowo-kodowy o wybieralnej rozdzielczości i charakterystyce opisanej funkcją pierwiastka kwadratowego / M. Wrzuszczak, V. Khoma, R. Baran // Pomiar Automatyka Robotyka. - R. 19. – 2015. - Nr 4. - p. 67-71. – DOI: https://doi.org/10.14313/PAR_218/xx.

5. Баран Р. Методи та засоби вимірювального перетворення реального часу орієнтованого на сенсорні системи / Р.Д. Баран // "Український журнал інформаційних технологій". - №2. – 2024. – с. 83–89. - DOI: <https://doi.org/10.23939/ujit2024.02.083>.

6. Zhou F. Near-sensor and in-sensor computing / F. Zhou, Y. Chai // *Nature Electronics*. - 2020. - 3(11). - p 664-671. – DOI: <https://doi.org/10.1038/s41928-020-00501-9>.

7. Najafi M. H. Energy-efficient pulse based convolution for near-sensor processing. / M. H.Najafi, S. R. Faraji, K. Bazargan, D. Lilja // - In *Proceedings of the IEEE International Symposium on Circuits and Systems*. - 2020. – p.1-5. – DOI:<https://doi.org/10.1109/ISCAS45731.2020.9181248>.

8. Flores D. High-resolution fractional digital frequency divider using a binary-rate multiplier / D. Flores, D. Dallet, A. Vladimirescu, A. Cathelin, Y.Deval // In *Proceedings of the 21st IEEE Interregional NEWCAS Conference*, Edinburgh, United Kingdom. - 2023. p.1–5. – DOI: <https://doi.org/10.1109/NEWCAS57931.2023.10198118>.

9. Стахів Р.І. Цифровий дворівневий синтезатор на накопичувачі на двох комбінаційних суматорах з усуненням нерівномірності вихідних імпульсів / Р.І. Стахів, В.М. Максимович // Збірник наукових праць Української академії друкарства – “Комп’ютерні технології друкарства”. - 2005. - №13. - С. 227-234.

10. Гарасимчук О.І. Генератори тестових імпульсних послідовностей для дозиметричних пристроїв / О.І. Гарасимчук, В.Б.Дудикевич, В.М.Максимович, Р.Т. Смуk // Вісник НУ “Львівська політехніка” – “Теплоенергетика. Інженерія довкілля. Автоматизація”. - 2004. - №506. - С. 187-193.

11. Shkil A. S. Bit-stream power function online computer / A. S. Shkil, L. V. Larchenko, B. D.Larchenko // In *Proceedings of the 18th IEEE East-West Design & Test Symposium*. - Varna, Bulgaria. - 2020. – p 423-428. – DOI: <https://doi.org/10.1109/EWDTS50664.2020.9224764>

12. N. M. Safyannikov. Time-to-voltage converters based on the time-sharing principle / N. M.,Safyannikov, O. I. Bureneva // *IEEE Access*, 8. - 2020. - p.17442-17453. – DOI: <https://doi.org/10.1109/ACCESS.2020.2966023>.

References

1. Dudykevych V.B. Number-pulse functional converters with pulse feedback: monograph / V.B. Dudykevych, V.M. Maksymovych, L.V. Moroz // - Lviv: Lviv Polytechnic Publishing House. - 2011. - 244 p.

2. Stakhiv M.Yu. Digital functional unfolding-type converters with improved characteristics. Abstract of the dissertation for the degree of Candidate of Technical Sciences. 24.09.2013 / Marta Yuriyivna Stakhiv. - Published by the National University "Lviv Polytechnic". - 2013. - 21 p.

3. Dudykevych V.B. Hardware implementation of number-pulse functional converters with variable bit width and performance evaluation / R.D. Baran, V.B. Dudykevych // Journal "Visnyk of Vinnytsia Polytechnic Institute". - 2024. - No. 3. - pp. 96–101. – DOI: <https://doi.org/10.31649/1997-9266-2024-174-3-96-101>.

4. Wrzuszczak M. Impulse-code functional converter with selectable resolution and characteristics described by a square root function / M. Wrzuszczak, V. Khoma, R. Baran // Pomiar Automatyka Robotyka. - Vol. 19. – 2015. - No. 4. - pp. 67-71. – DOI: https://doi.org/10.14313/PAR_218/xx.

5. Baran R. Methods and means of real-time measurement conversion for sensor systems / R.D. Baran // "Ukrainian Journal of Information Technologies". - No. 2. – 2024. – pp. 83-89. - DOI: <https://doi.org/10.23939/ujit2024.02.083>.

6. Zhou F. Near-sensor and in-sensor computing / F. Zhou, Y. Chai // *Nature Electronics*. - 2020. - 3(11). - pp. 664–671. – DOI: <https://doi.org/10.1038/s41928-020-00501-9>.

7. Najafi M. H. Energy-efficient pulse-based convolution for near-sensor processing. / M. H. Najafi, S. R. Faraji, K. Bazargan, D. Lilja // - In *Proceedings of the IEEE International Symposium on Circuits and Systems*. - 2020. – pp. 1–5. – DOI: <https://doi.org/10.1109/ISCAS45731.2020.9181248>.

8. Flores D. High-resolution fractional digital frequency divider using a binary-rate multiplier / D. Flores, D. Dallet, A. Vladimirescu, A. Cathelin, Y. Deval // In *Proceedings of the 21st IEEE Interregional NEWCAS Conference*, Edinburgh, United Kingdom. - 2023. - pp. 1–5. – DOI: <https://doi.org/10.1109/NEWCAS57931.2023.10198118>.

9. Stakhiv R.I. Digital two-level synthesizer based on an accumulator with two combinational adders eliminating output pulse non-uniformity / R.I. Stakhiv, V.M. Maksymovych // Collection of scientific papers of the Ukrainian Academy of Printing – “Computer Technologies in Printing”. - 2005. - No. 13. - pp. 227-234.

10. Harasymchuk O.I. Test impulse sequence generators for dosimetric devices / O.I. Harasymchuk, V.B. Dudykevych, V.M. Maksymovych, R.T. Smuk // Bulletin of the National University "Lviv Polytechnic" – “Heat Engineering. Environmental Engineering. Automation”. - 2004. - No. 506. - pp. 187-193.

11. Shkil A. S. Bit-stream power function online computer / A. S. Shkil, L. V. Larchenko, B. D. Larchenko // In *Proceedings of the 18th IEEE East-West Design & Test Symposium*. - Varna, Bulgaria. - 2020. – pp. 423–428. – DOI: <https://doi.org/10.1109/EWDTS50664.2020.9224764>.

12. Safyannikov N. M. Time-to-voltage converters based on the time-sharing principle / N. M. Safyannikov, O. I. Bureneva // *IEEE Access*, 8. - 2020. - pp. 17442–17453. – DOI: <https://doi.org/10.1109/ACCESS.2020.2966023>.