

**БОРТНИК ГЕННАДІЙ**Вінницький національний технічний університет  
<https://orcid.org/0000-0001-7083-2775>  
e-mail: [bgen88@gmail.com](mailto:bgen88@gmail.com)**БОРТНИК СЕРГІЙ**Вінницький національний технічний університет  
<https://orcid.org/0000-0002-4290-1750>  
e-mail: [sbortnyk@gmail.com](mailto:sbortnyk@gmail.com)**БРИЛЬ МИХАЙЛО**Вінницький національний технічний університет  
e-mail: [mishkabrill@gmail.com](mailto:mishkabrill@gmail.com)**БОРТНИК ОЛЕКСАНДР**Вінницький національний технічний університет  
e-mail: [alex.bortnik.it@gmail.com](mailto:alex.bortnik.it@gmail.com)

## ШВИДКОДІЙНИЙ ПРИСТРІЙ АНАЛОГО-ЦИФРОВОГО ПЕРЕТВОРЕННЯ СИГНАЛІВ З ЦИФРОВИМ КОРИГУВАННЯМ ПОХИБОК ЧАСОВОЇ НЕВИЗНАЧЕНОСТІ

У роботі запропоновано метод підвищення роздільної здатності швидкодіючого пристрою аналого-цифрового перетворення на базі цифрового коригування похибок часової невизначеності вихідного сигналу. Доведено, що часова невизначеність вихідного сигналу перетворювача проявляється у вигляді паразитних складових у спектрі вихідного сигналу. Компенсація похибок часової невизначеності виконується за допомогою цифрової фільтрації вихідних сигналів аналого-цифрових перетворювачів зчитувального типу, на базі яких побудовано швидкодіючий пристрій аналого-цифрових перетворення.

Аналіз ефективності запропонованого методу підтвердив, що завдяки розробленому методу вдається підвищити роздільну здатність 12-розрядного швидкодіючого пристрою аналого-цифрового перетворення на 5-7 біт у смузі досліджуваних частот.

Ключові слова: пристрій аналого-цифрового перетворення, аналого-цифрові перетворювачі зчитувального типу, похибка часової невизначеності, роздільна здатність.

BORTNYK GENNADIY, BORTNYK SERHII, BRYL MYKHAILO, BORTNYK OLEKSANDR  
Vinnitsia National Technical University

## HIGH-SPEED DEVICE FOR ANALOG-DIGITAL CONVERSION OF SIGNALS WITH DIGITAL CORRECTION OF TIME UNCERTAINTY ERRORS

The paper proposes a method of increasing the resolution of a high-speed analog-to-digital signal conversion device based on digital error correction of the time uncertainty of the output signal. To increase the speed of such devices, the principle of structural parallelization of analog-to-digital signal conversion channels with subsequent expansion in time is used. This approach involves the use of the multiphase sampling mode of analog-to-digital converters of the reading type (ADC) connected in parallel.

In the analog-to-digital conversion device built on the basis of read-type ADC connected in parallel, the discretization of the input signal is accompanied by the deviation of the actual moments of the formation of the output digital codes from their nominal location in the time domain. At the same time, there is a temporal uncertainty of the output digital codes of the ADC. Errors in the time uncertainty of the output signal of the ADC lead to a decrease in the resolution of the analog-to-digital conversion device.

It is proved that the temporal uncertainty of the output signal of the converter manifests itself in the form of parasitic components in the spectrum of the output signal. Compensation of time uncertainty errors is performed using digital filtering of the output signals of analog-to-digital converters of the reading type, on the basis of which a high-speed analog-to-digital conversion device is built.

An analysis of the effectiveness of the proposed method of error correction in a high-speed analog-to-digital signal conversion device was performed. One of the most general parameters of an ADC is the effective number of bits. This parameter defines the resolution of the transducer in the specified dynamic mode. The analysis of the effectiveness of the proposed method confirmed that thanks to the developed method, it is possible to increase the resolution of a 12-bit high-speed analog-digital conversion device by 5-7 bits in the studied frequency band.

Keywords: analog-digital conversion device, read-type analog-digital converters, time uncertainty error, resolution.

### Постановка проблеми

Швидкодіючі пристрої аналого-цифрового перетворення сигналів знаходять широке використання в цифрових телекомунікаційних системах. Для підвищення швидкодії таких пристроїв використовується принцип структурного розпаралелювання каналів аналого-цифрового перетворення сигналів з подальшим розгортанням у часі. Такий підхід передбачає застосування режиму багатофазної дискретизації паралельно ввімкнених  $M$  аналого-цифрових перетворювачів зчитувального типу (АЦП), що дає можливість підвищити частоту дискретизації пристрою аналого-цифрового перетворення сигналів в  $M$  разів [1].

У пристрої аналого-цифрового перетворення, що побудований на базі паралельно ввімкнених АЦП зчитувального типу дискретизація вхідного сигналу супроводжується відхиленням фактичних моментів формування вихідних цифрових кодів від їх номінального розташування у часовій області. При цьому виникає часова невизначеність вихідних цифрових кодів АЦП [2]. Похибки часової невизначеності вихідного сигналу АЦП призводять до зниження роздільної здатності пристрою аналого-цифрового перетворення [3]. Розробка

цифрових телекомунікаційних систем передачі височастотних сигналів з широким динамічним діапазоном обумовлює актуальність дослідження швидкодієвих пристроїв аналого-цифрового перетворення з високою роздільною здатністю.

**Аналіз останніх джерел**

Дослідженню похибок часової невизначеності швидкодієвих пристроїв аналого-цифрового перетворення присвячені роботи [4, 5], в яких зокрема доведено, що часова невизначеність вихідних сигналів впливає на ефективне число розрядів АЦП і з розширенням смуги робочих частот погіршується роздільна здатність швидкодієвих перетворювачів аналог-код. У роботах [6, 7] наведено аналогові методи коригування похибок часової невизначеності АЦП. Слід зазначити, що точність коригування фазових зсувів за допомогою аналогових кіл зворотного зв'язку є недостатньо високою. Натомість цифрова методологія коригування у частотній області видається перспективнішою і може забезпечити вищу роздільну здатність швидкодієвих пристроїв аналого-цифрового перетворення височастотних сигналів.

Метою роботи є підвищення роздільної здатності швидкодієвих пристроїв аналого-цифрового перетворення за рахунок цифрового коригування похибок часової невизначеності вихідного сигналу.

**Виклад основного матеріалу**

Швидкодієвий пристрій аналого-цифрового перетворення містить  $M$  каналів, які побудовано на базі АЦП зчитувального типу, що характеризуються частотою дискретизації  $F_s/M$ . На вихідній шині пристрою формуються відліки вихідного сигналу  $y[n]$  з частотою  $F_s$ . Цифровий сигнал на виході  $m$ -го АЦП можна представити у вигляді

$$x_m[n] = u_m(t_n) = u_m(nT_1 + mT_s + \Delta t_m), \tag{1}$$

де  $T_s$  – період дискретизації пристрою аналого-цифрового перетворення;

$T_1 = MT_s$  – період тактового генератора;

$\Delta t_m$  – похибка часової невизначеності вихідного сигналу АЦП.

Безпосередній аналіз похибок часової невизначеності вихідного сигналу  $y[n]$  у часовій області ускладнений внаслідок суміщення цих похибок з похибками часового зсуву у каналах АЦП [7]. Цю задачу можна розв'язати у частотній області. Для знаходження вихідного сигналу пристрою аналого-цифрового перетворення у частотній області використовуємо дискретне перетворення Фур'є:

$$Y(j\omega) = \sum_{m=0}^{M-1} X_m(e^{jM\omega})e^{-j\omega m}, \tag{2}$$

де  $\omega = \Omega T_s$  – пронормоване значення частоти  $\Omega$  вхідного сигналу синусоїдальної форми.

Підставивши у вираз (2) значення цифрового сигналу  $m$ -го АЦП та враховуючи передатні характеристики аналогових вхідних вузлів АЦП зчитувального типу [8], отримаємо:

$$Y(j\omega) = \frac{1}{MT_s} \sum_{k=0}^{\infty} \left[ U\left(j\left(\frac{\omega}{T_s} - \frac{2\pi k}{MT_s}\right)\right) \cdot \sum_{m=0}^{M-1} e^{-j\frac{(\omega-2\pi k)T_s m}{M}} e^{-j\frac{2\pi km}{M}} \right]. \tag{3}$$

Спектр вихідного сигналу пристрою аналого-цифрового перетворення містить паразитні складові, що обумовлені наявністю похибок часової невизначеності. Для подавлення цих складових пропонується на виході кожного каналу АЦП використовувати цифрові фільтри з передатною характеристикою  $F_m(j\omega)$ . Тоді вихідний сигнал швидкодієвого пристрою аналого-цифрового перетворення з урахуванням коригування паразитних частотних складових, набуде такого вигляду:

$$Y(j\omega) = \frac{1}{MT_s} \sum_{k=0}^{\infty} \left[ U\left(j\left(\frac{\omega}{T_s} - \frac{2\pi k}{MT_s}\right)\right) \cdot \sum_{m=0}^{M-1} \left( F_m(j\omega) H\left(j\left(\frac{\omega}{T_s} - \frac{2\pi k}{MT_s}\right)\right) \right) \right]. \tag{4}$$

Враховуючи періодичність і симетричність спектра цифрового сигналу АЦП, можна аналізувати спектр в обмеженій смузі, тобто  $\omega \in [0, \pi]$ . Отже, у виразі (4) потрібно обчислити суму зі скінченим числом значень  $k$ , що обмежуються такою умовою

$$\left| \omega - \frac{2\pi k}{M} \right| < \pi. \tag{5}$$

Структурна схема процесу аналого-цифрового перетворення вхідного сигналу  $u(t)$  з подальшим коригуванням похибок часової невизначеності вихідних сигналів АЦП (ADC)  $x_m[n]$  за допомогою цифрової фільтрації  $F_m$  представлена на рис. 1.

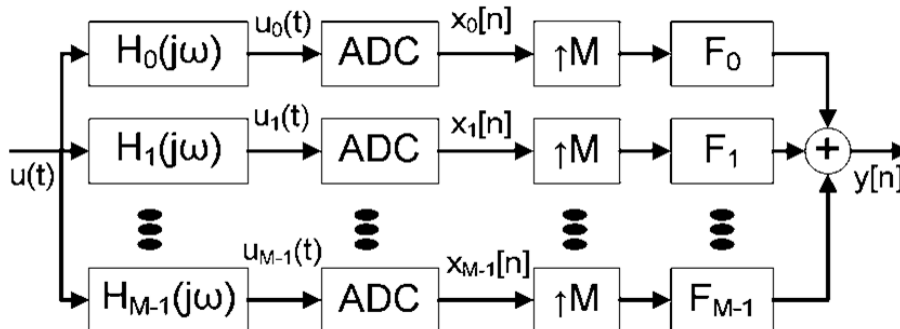


Рис. 1. Структурна схема процесу аналого-цифрового перетворення сигналів з подальшим цифровим коригуванням похибок часової невизначеності

Виконаємо аналіз ефективності запропонованого методу коригування у швидкодіяному пристрої аналого-цифрового перетворення сигналів. Одним із найбільш узагальнених параметрів АЦП є ефективне число розрядів. Цей параметр визначає роздільну здатність перетворювача в заданому динамічному режимі. Для ідеального АЦП при наявності тільки шумів квантування та відсутності нелінійних спотворень вираз для знаходження ефективного числа розрядів має вигляд [9]

$$n_{ef} = \frac{S/N - 1,76}{6,02}, \tag{6}$$

де  $S/N$  – відношення сигнал/шум АЦП.

З метою отримання результатів, адекватних умовам функціонування АЦП, пропонується використовувати двотональні сигнали при оцінюванні роздільної здатності пристрою аналого-цифрового перетворення. На рис. 2 представлено спектри вихідного сигналу АЦП  $Y(j\omega)$  до коригування похибок часової невизначеності (рис. 2,а) та після коригування (рис 2, б).

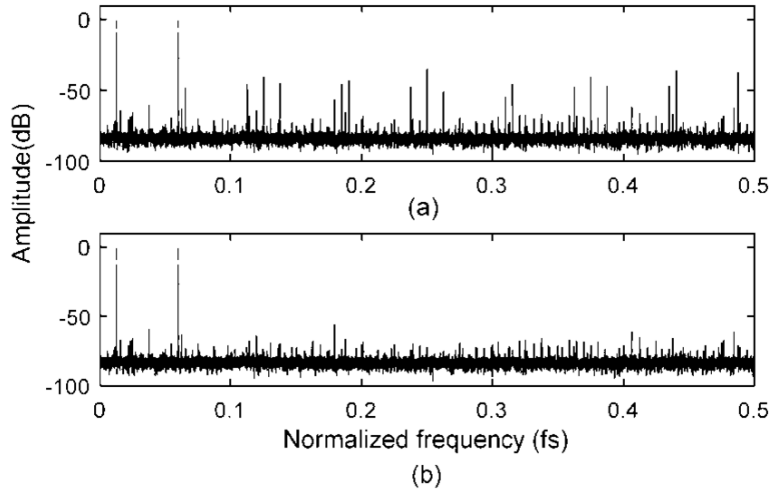


Рис. 2. Спектри вихідного сигналу пристрою аналого-цифрового перетворення для двотонального вхідного сигналу: а) без коригування; б) після коригування

Відношення сигнал/шум АЦП, яке характеризує сумарний рівень шумів перетворення для двотонального вхідного сигналу можна обчислити з урахуванням вимог теореми Парсеваля за формулою [10]

$$S/N = 10 \lg \frac{U_1 + U_2}{\sum_{k=1}^N U_k^2}, \text{ дБ}, \tag{7}$$

де  $U_k$  – значення амплітуд усіх шумових компонентів у спектрі вихідного сигналу АЦП.

З урахуванням гармонічних, інтермодуляційних спотворень та відношення сигнал/шум вираз для ефективного числа розрядів АЦП буде мати вигляд:

$$n_{ef} = \frac{\{10 \lg(U_1^2 + U_2^2) - 10 \lg(\sum_{k=1}^N U_k^2 + \sum_{m=2}^N U_{NO}^2 + \sum_{m=2}^N U_{OM} + \sum_{l=1}^N U_l^2)\} - 1,76}{6,02}, \tag{8}$$

де  $U_{NO}$ ,  $U_{MO}$  – значення амплітуд гармонічних компонентів у спектрі вихідного сигналу АЦП;

$U_l$  – значення амплітуд інтермодуляційних складових у спектрі вихідного сигналу АЦП.

Змінюючи частоту вхідного сигналу можна отримати залежність ефективного числа розрядів АЦП від частоти вхідного сигналу. На рис. 3 представлено залежність ефективного числа розрядів 12-розрядного пристрою аналого-цифрового перетворення в режимі без коригування (нижня крива) і з коригуванням (верхня крива) від частоти вхідного сигналу.

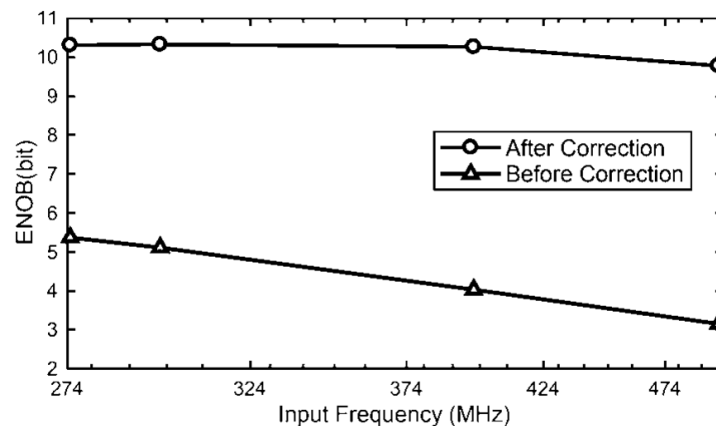


Рис. 3. Залежність ефективного числа розрядів пристрою аналого-цифрового перетворення від частоти вхідного сигналу

Як видно з графіків у режимі роботи АЦП з коригуванням роздільна здатність пристрою аналого-цифрового перетворення обмежується лише розрядністю використаних АЦП. Водночас ефективне число розрядів пристрою без коригування часової невизначеності демонструє зниження у смузі робочих частот на 5-7 біт порівняно з пристроєм, що використовує запропонований метод коригування.

### Висновки

У роботі запропоновано метод підвищення роздільної здатності швидкодієних пристроїв аналого-цифрового перетворення за рахунок цифрового коригування похибок часової невизначеності вихідного сигналу. Встановлено, що дискретизація сигналу в АЦП зчитувального типу супроводжується відхиленням фактичних моментів формування відліків сигналу від їх номінального розташування у часовій області. В результаті виникають похибки часової невизначеності вихідного сигналу пристроїв аналого-цифрового перетворення. Це призводить до появи у спектрі частот вихідного сигналу перетворювача паразитних частотних складових, які знижують роздільну здатність пристрою аналого-цифрового перетворення.

Процес коригування похибок складається з двох етапів: оцінювання та компенсації. На першому етапі виконується оцінювання похибок часової невизначеності. Знаходження похибок здійснюється для вхідного тестового сигналу АЦП синусоїдальної форми. Компенсація похибок часової невизначеності виконується за допомогою цифрових фільтрів, які коригують спектри вихідних сигналів АЦП зчитувального типу.

Аналіз ефективності запропонованого методу підтвердив, що завдяки розробленому методу вдається підвищити роздільну здатність 12-розрядного швидкодієного пристрою аналого-цифрового перетворення на 5-7 біт у смузі досліджуваних частот.

Запропонований швидкодієний пристрій аналого-цифрового перетворення можна використовувати в аналого-цифрових трактах сучасних цифрових телекомунікаційних систем.

### Література

1. Бортник Г.Г. Методи та засоби аналого-цифрового перетворення високочастотних сигналів : монографія / Г. Г. Бортник, С.Г. Бортник, В. М. Кичак. – Вінниця: ВНТУ, 2013. – 128с.
2. Бортник Г. Г. Аналого-цифрові тракти комп'ютерних систем з цифровим обробленням високочастотних сигналів : монографія / Г. Г. Бортник, В.М. Кичак, О.В. Стальченко. – Вінниця: ВНТУ, 2016. – 140 с.
3. H. Mafi, M. Yargholi, and M. Yavari, "Digital Blind Background Calibration of Imperfections in Time-Interleaved ADCs", *IEEE Trans. Circuits Syst. I*, vol. 64, no. 6, pp. 1504–1514, Jun. 2017.
4. B. T. Reyes, R. M. Sanchez, A. L. Pola, and M. R. Hueda, "Design and Experimental Evaluation of a Time-Interleaved ADC Calibration Algorithm for Application in High-Speed Communication Systems", *IEEE Trans. Circuits Syst. I*, vol. 64, no. 5, pp. 1019–1030, May 2017.
5. A. Salib, M. F. Flanagan, and B. Cardiff, "A High-Precision Time Skew Estimation and Correction Technique for Time-Interleaved ADCs", *IEEE Trans. Circuits Syst. I*, vol. 66, no. 10, pp. 3747–3760, Oct. 2019.
6. A. M. A. Ali, H. Dinc, P. Bhoraskar, S. Bardsley, C. Dillon, M. McShea, J. P. Periathambi, and S. Puckett, "A 12-b 18-GS/s RF Sampling ADC With an Integrated Wideband Track-and-Hold Amplifier and Background Calibration", *IEEE J. Solid-State Circuits*, vol. 55, no. 12, pp. 3210–3224, Dec. 2020.
7. Бортник Г.Г. Паралельний аналого-цифровий перетворювач з коригуванням часової невизначеності вихідного сигналу / Г.Г. Бортник, С.Г. Бортник, С.О. Кирилюк // Вісник Хмельницького національного університету. Технічні науки. – 2023. – № 4. – С. 46-52.
8. J. Matsuno, T. Yamaji, M. Furuta, and T. Itakura, "All-digital background calibration technique for time-interleaved ADC using pseudo aliasing signal", *IEEE Trans. Circuits Syst. I Regul. Pap.*, 60, pp.1113–1121. 2013.
9. Бортник Г.Г. Автоматизована система оцінювання динамічних параметрів аналого-цифрових перетворювачів / Г.Г. Бортник, О.Г. Бортник, М.В. Васильківський // Вимірювальна та обчислювальна техніка в технологічних процесах. – 2016. – № 2. – С. 85-89.
10. Бортник Г.Г. Спектральний метод оцінювання динамічних параметрів аналого-цифрових перетворювачів / Г.Г. Бортник, О.Г. Бортник, М.В. Васильківський // Вимірювальна та обчислювальна техніка в технологічних процесах. – 2016. – № 1. – С. 63-67.

### References

1. Bortnyk H.H. Metody ta zasoby analoho-tsyfrovoho peretvorennia vysokochastotnykh syhnaliv: monohrafiia / H. H. Bortnyk, S.H. Bortnyk, V. M. Kychak. – Vinnytsia: VNTU, 2013. – 128s.
2. Bortnyk H. H. Analoho-tsyfrovi traky kompiuternykh system z tsyfrovym obroblienniam vysokochastotnykh syhnaliv: monohrafiia / H. H. Bortnyk, V.M. Kychak, O.V. Stalchenko. – Vinnytsia: VNTU, 2016. – 140 s.
3. H. Mafi, M. Yargholi, and M. Yavari, "Digital Blind Background Calibration of Imperfections in Time-Interleaved ADCs", *IEEE Trans. Circuits Syst. I*, vol. 64, no. 6, pp. 1504–1514, Jun. 2017.
4. B. T. Reyes, R. M. Sanchez, A. L. Pola, and M. R. Hueda, "Design and Experimental Evaluation of a Time-Interleaved ADC Calibration Algorithm for Application in High-Speed Communication Systems", *IEEE Trans. Circuits Syst. I*, vol. 64, no. 5, pp. 1019–1030, May 2017.
5. A. Salib, M. F. Flanagan, and B. Cardiff, "A High-Precision Time Skew Estimation and Correction Technique for Time-Interleaved ADCs", *IEEE Trans. Circuits Syst. I*, vol. 66, no. 10, pp. 3747–3760, Oct. 2019.

- 
6. A. M. A. Ali, H. Dinc, P. Bhoraskar, S. Bardsley, C. Dillon, M. McShea, J. P. Periathambi, and S. Puckett, "A 12-b 18-GS/s RF Sampling ADC With an Integrated Wideband Track-and-Hold Amplifier and Background Calibration", *IEEE J. Solid-State Circuits*, vol. 55, no. 12, pp. 3210–3224, Dec. 2020.
  7. Bortnyk H.H. Paralelnyi analoho-tsyfrovyi peretvoriuvach z koryhuvanniam chasovoi nevyznachenosti vykhidnogo syhnalu / H.H. Bortnyk, S.H. Bortnyk, S.O. Kyryliuk // *Visnyk Khmelnytskoho natsionalnogo universytetu. Tekhnichni nauky*. – 2023. – № 4. – S. 46-52.
  8. J. Matsuno, T. Yamaji, M. Furuta, and T. Itakura, "All-digital background calibration technique for time-interleaved ADC using pseudo aliasing signal", *IEEE Trans. Circuits Syst. I Regul. Pap.*, 60, pp.1113–1121. 2013.
  9. Bortnyk H.H. Avtomatyzovana systema otsiniuvannia dynamichnykh parametriv analoho-tsyfrovykh peretvoriuvachiv / H.H. Bortnyk, O.H. Bortnyk, M.V. Vasykivskiy // *Vymiriuvalna ta obchysliuvalna tekhnika v tekhnolohichnykh protsesakh*. – 2016. – № 2. – S. 85-89.
  10. Bortnyk H.H. Spektralnyi metod otsiniuvannia dynamichnykh parametriv analoho-tsyfrovykh peretvoriuvachiv / H.H. Bortnyk, O.H. Bortnyk, M.V. Vasykivskiy // *Vymiriuvalna ta obchysliuvalna tekhnika v tekhnolohichnykh protsesakh*. – 2016. – № 1. – S. 63-67.